

基于动态栅电阻的SiC MOSFET驱动电路设计

吴磊, 梁剑

(西安中车永电电气有限公司, 陕西 西安 710016)

摘要: SiC MOSFET以其开关速度快、开关损耗小、热导率高等特点逐渐成为高功率密度电力电子应用场合的新宠,但是较快的开关速度导致器件开关应力以及振荡严重。提出了一种基于动态栅电阻的SiC MOSFET驱动电路,其可以动态地通过调整栅极电阻来优化SiC MOSFET的开关特性,有效地解决了传统驱动电路不能兼顾损耗与开关应力的缺点。最后,利用1 200 V/300 A SiC MOSFET(Cree)通过双脉冲实验证明了动态栅电阻驱动电路对优化开关特性具有明显优势。

关键词: 碳化硅器件;驱动电路;关断过压;开关损耗

中图分类号: TN386.1 **文献标识码:** A **DOI:** 10.19457/j.1001-2095.dqed19161

SiC MOSFET Gate Drive Circuit Design Based on Dynamic Gate Resistance

WU Lei, LIANG Jian

(Xi'an Zhongche Yongdian Electric Co., Ltd., Xi'an 710016, Shaanxi, China)

Abstract: SiC MOSFET has become a new favorite in high power density power electronics applications due to its fast switching speed, low switching loss and high thermal conductivity. However, faster switching speeds result in severe switching stress and oscillations in the device. A dynamic gate resistance based SiC MOSFET driver circuit was proposed, which can dynamically adjust the switching characteristics of the SiC MOSFET by adjusting the gate resistance, effectively solve the shortcomings of the traditional driver circuit that cannot balance the loss and switching stress. Finally, using the 1 200 V/300 A SiC MOSFET (Cree) and through double pulse experiments, it is proved that the dynamic gate resistance driving circuit has obvious advantages for optimizing the switching characteristics.

Key words: silicon carbide device; gate drive circuit; turn-off overvoltage; switching losses

电力电子应用的主要趋势是更高的功率密度、更高的效率和可靠性^[1]。因此,功率器件应该以较低损耗工作在较高的频率和温度下。而SiC作为新型半导体材料,其禁带宽度约为Si的3倍,且具有击穿电场强度高、热导率高和饱和电子漂移速度高等特点,一经诞生就引起了人们广泛的关注^[2]。碳化硅金属氧化物场效应晶体管(silicon carbide metal-oxide semiconductor field effect transistor, SiC MOSFET)作为一项成熟的产品,与同等级的硅绝缘栅双极型晶体管(silicon insulated gate bipolar transistor, Si IGBT)相比,其不存在拖尾电流,可以工作在更高的开关频率和环境温度,已被用于不同的应用领域,如开关电源、电

动汽车、新能源发电和轨道交通等^[3]。

由于SiC MOSFET的开关特性好,对其进行研究成为电力电子行业的热点。但是随着SiC MOSFET开关速度的增加,开关损耗增加,同时也会出现由于较大的 di/dt 引起的电流与电压过冲现象。因此,为了更好地发挥SiC MOSFET开关速度快的优势,有必要在设计驱动电路时克服传统驱动所存在的问题,以便后续进一步优化器件的性能和可靠性。

近几年,各公司均推出了商业化生产的SiC MOSFET,很多学者对SiC器件的应用做了大量研究。一方面,可以通过优化印刷电路板布局来减小杂散电感。另一方面,也可以通过增加栅极

电阻的大小解决上述提出的问题,但是开关效率会受到影响。加入缓冲电路也是解决方法之一^[4-6],但附加的元件,例如电感或电容,会增加损耗并降低功率转换器的效率。此外,解决开关问题和提高SiC器件性能的方法都集中在栅极驱动器电路的设计上^[7]。

在此基础上,本文提出了一种动态栅电阻驱动电路,在SiC MOSFET开关的不同阶段,通过切换不同栅极电阻来优化其开关特性。动态栅电阻驱动克服了传统驱动不能兼顾开关速度和di/dt引起的电流与电压尖峰的缺点,从而优化了整个开关过程。

1 SiC MOSFET 开关过程分析

对于SiC MOSFET驱动电路设计,其开通与关断2个过程是设计关注的重点。以图1中的SiC MOSFET典型的开关过程为例进行分析,其中开通和关断过程各自可以分为4个阶段。

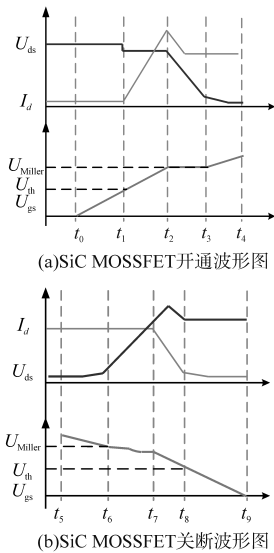


图1 SiC MOSFET的典型开关波形图

Fig.1 Typical switch waveforms diagram of SiC MOSFET

1.1 开通过程

阶段1(t_0-t_1):在栅源极电压 U_{gs} 上升到阈值电压 U_{th} 之前,漏极电流 I_d 和漏源极电压 U_{ds} 均不发生变化,这段区间称为开通延迟时间阶段。

阶段2(t_1-t_2):当 $U_{gs} > U_{th}$ 时,SiC MOSFET沟道被打开。漏极电流 I_d 从零开始增大, t_2 时刻 I_d 达到最大值。由于功率回路中寄生电感的存在,变化的电流会在寄生电感上产生压降,这使得SiC MOSFET两端电压小于母线电压。在此阶段,电流斜率可以近似表示为

$$\frac{dI_d}{dt} = g_{fs} \cdot \frac{U_{gs} - U_{gs(th)} - \frac{I_d}{2g_{fs}}}{C_{iss} \cdot R_{g,on}} \quad (1)$$

其中

$$C_{iss} = C_{gs} + C_{gd}$$

式中: U_{gs} 为施加在SiC MOSFET门-源极间的电压; g_{fs} 为SiC MOSFET的跨导; $U_{gs(th)}$ 为SiC MOSFET的开启阈值; C_{iss} 为SiC MOSFET的输入电容; C_{gd} , C_{gs} 分别为SiC MOSFET的门-漏极电容、门-源极电容。

另一方面,栅极电流 $i_{g,on}$ 的表达式为

$$i_{g,on} = \frac{U_{gs} + U_{Miller}}{R_{g,on}} \quad (2)$$

式中: U_{Miller} 为SiC MOSFET的密勒电压; $R_{g,on}$ 为开通电阻。

阶段3(t_2-t_3):从 t_2 时刻开始, U_{ds} 开始下降,产生密勒电容效应, U_{gs} 停止上升而出现平台,直到 U_{ds} 下降到通态压降时,该阶段结束。在此阶段,电压 U_{ds} 的变化斜率为

$$\frac{dU_{ds}}{dt} = \frac{i_{g,on}}{C_{gd}} \quad (3)$$

阶段4(t_3-t_4):该阶段为过驱动状态,SiC MOSFET已经完全开通, U_{ds} 和 I_d 不再发生变化,栅源极电压 U_{gs} 在 t_4 时刻升至给定正向驱动电压值 U_g 。

根据式(1)~式(3)可知,通过不同的驱动电阻 $R_{g,on}$ 值控制电流与电压的变化斜率。

1.2 关断过程

SiC MOSFET的关断过程相比于开通是一个相反的过程。

阶段5(t_5-t_6):该阶段 U_{gs} 下降,但是未降至 U_{Miller} , I_d 和 U_{ds} 保持不变。

阶段6(t_6-t_7):当 U_{gs} 下降到 U_{Miller} 时,此时 U_{gs} 维持密勒平台电压 U_{Miller} 不变, U_{ds} 升高。由于 U_{gs} 不变,因此 U_{ds} 变化速率不变。在此阶段, U_{ds} 斜率近似表示为

$$\frac{dU_{ds}}{dt} = \frac{i_{g,off}}{C_{gd}} \quad (4)$$

$i_{g,off}$ 的表达式为

$$i_{g,off} = \frac{U_{gs} - U_{Miller}}{R_{g,off}} \quad (5)$$

式中: $R_{g,off}$ 为关断电阻。

阶段7(t_7-t_8):该阶段随着 U_{gs} 由 U_{Miller} 继续下降, I_d 也开始下降,由于电路中寄生电感的存在,变化的电流会在寄生电感上产生压降,引起 U_{ds}

继续上升,超出母线电压。该阶段与开通时阶段2类似,当 U_{gs} 下降至 U_{th} 以下时,SiC MOSFET完全关断,该阶段结束。在此阶段, I_d 斜率可近似为

$$\frac{dI_d}{dt} = g_{fs} \cdot \frac{U_{gs} - U_{gs(th)} - \frac{I_d}{2g_{fs}}}{C_{iss} \cdot R_{g,off}} \quad (6)$$

阶段8(t_8-t_9):该阶段 U_{gs} 由SiC MOSFET的阈值电压 U_{th} 逐渐降至负向关断电压。

根据式(4)~式(6)可知,通过不同的驱动电阻 $R_{g,off}$ 控制关断时的电流与电压的变化斜率。

2 驱动电路设计

鉴于传统驱动电路的不足以及对SiC MOSFET开关过程的详细分析,本文提出了一种基于动态栅电阻的驱动电路,结构示意图如图2所示。本文提出的动态栅电阻驱动电路主要由1个控制器(FPGA)、2个缓冲器单元、4个MOS管及4个栅极电阻组成。其中设置 $R_{G,on1} < R_{G,on2}$, $R_{G,off1} < R_{G,off2}$ 。MOS管在整个驱动电路中主要起开关作用,通过切换MOS管来接入不同的栅极电阻;而缓冲器单元是用来推动MOS管工作的。控制器FPGA则是为驱动电路提供控制逻辑的。

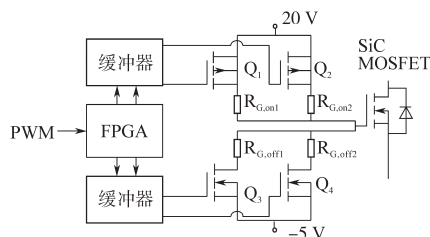


图2 多等级动态栅电阻驱动电路原理图

Fig.2 Schematic diagram of multi-level dynamic gate resistance drive circuit

开通电压为+20 V,关断电压为-5 V。在SiC MOSFET开关过程中,通过控制4个不同的驱动电阻组合,进而实现优化的开关特性。

具体的方案如下:

在开通过程中,当开通的PWM信号到来时, Q_1 和 Q_2 全部开通, $R_{G,on1}$ 和 $R_{G,on2}$ 并联,相当于20 V通过一个极小的栅极电阻对SiC MOSFET的栅极电容充电,栅极电压迅速上升,这大大地缩短了门极充电延迟时间;在阶段2时,控制 Q_1 开通, Q_2 关断,使20 V通过较大阻值的驱动电阻 $R_{G,on2}$ 为SiC MOSFET栅极继续充电,由式(1)可知,漏极电流斜率 dI_d/dt 将会减小,从而开通时刻的电流过冲现象可以被有效抑制。在阶段3时,FPGA

控制 Q_1 关断, Q_2 开通,较小阻值的电阻 $R_{G,on1}$ 被接入,根据式(2)可知, U_{ds} 快速下降,使得开通损耗相应减小。在阶段4中, Q_1 和 Q_2 再次全部开通,SiC MOSFET栅极被快速冲至20 V,开通过程完成。

同理,在关断时,当关断PWM信号到来时,FPGA首先控制 Q_3 和 Q_4 全部开通, $R_{G,off1}$ 和 $R_{G,off2}$ 并联,相当于-5 V通过一个极小的栅极电阻对SiC MOSFET的栅极电容放电,此过程大大地减小了栅极放电延迟时间;在阶段6中,控制 Q_3 开通, Q_4 关断,-5 V通过 $R_{G,off1}$ 对SiC MOSFET栅极进行放电,进行 U_{ds} 以较快斜率上升,阶段7时,控制 Q_3 关断, Q_4 开通,较大阻值电阻 $R_{G,off2}$ 接入导致电流关断速率变缓,从而关断过压现象得到抑制。

综上所述,本文提出的多等级动态栅驱动电路通过在不同的阶段使用不同的驱动电阻,能大大减小SiC MOSFET过冲尖峰,弥补了传统驱动电路不能兼顾开关速率与过冲尖峰的不足。

3 驱动实验与分析

为了验证所设计的动态栅驱动电路的可行性,本节利用双脉冲测试平台进行双脉冲实验。如图3所示,双脉冲实验平台由直流母线电压 U_{dc} ,1 200 V/300 A SiC MOSFET(Cree)以及负载电感L等组成。实验中上管只有续流二极管在起作用,因此上管施加负向关断电压。下管为测试的对象,因此对下管的栅极施加双脉冲信号,从而获取开关过程中SiC MOSFET的开关特性。

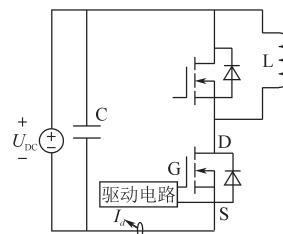


图3 双脉冲测试原理

Fig.3 Principle of double pulse testing

实验中,直流母线电压 $U_{dc} = 500$ V,负载电感 $L = 100$ μ H。具体的实验参数为: $R_{G,on1} = 10$ Ω , $R_{G,on2} = 20$ Ω , $R_{G,off1} = 5$ Ω , $R_{G,off2} = 10$ Ω 。

图4为传统驱动电路与多等级动态栅电阻驱动电路测试下SiC MOSFET的开通波形。其中图4a与图4b分别为传统驱动电路下 $R_g = 10$ Ω 和 $R_g =$

20 Ω 的开通波形,图4c为多等级栅电阻驱动电路开通波形。在传统驱动电路中,随着栅极驱动电阻的增大,开通电流过冲减小而开通时间却被增大。图5给出了传统驱动电路与等级动态栅电阻驱动电路的开通波形参数对比,可以看出,多等级栅电阻驱动电路很好地兼顾了开通电流过冲和开通时间,有效抑制了电流尖峰,同时也缩短了开通时间。

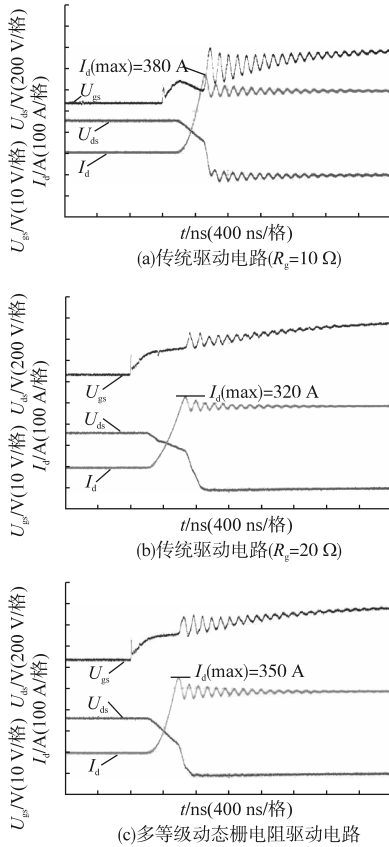


图4 开通波形对比

Fig.4 Comparison results of the turn-on waveforms

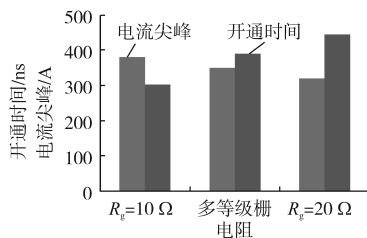


图5 开通波形参数对比

Fig.5 Comparison of turn-on waveform parameters

图6为传统驱动电路与多等级动态栅电阻驱动电路测试下SiC MOSFET的关断波形。其中图6a与图6b为传统驱动电路下 $R_g=5 \Omega$ 和 $R_g=10 \Omega$ 的关断波形,图6c为多等级栅电阻驱动电路关断波形。在传统驱动电路中,随着栅极驱动电阻的增大,关断过压减小而关断时间增大。

图7给出了传统驱动电路与等级动态栅电阻驱动电路的关断波形参数对比,可以看出,多等级栅电阻驱动电路很好地兼顾了关断过压和关断时间,有效抑制了关断过压,同时也减小了关断时间。

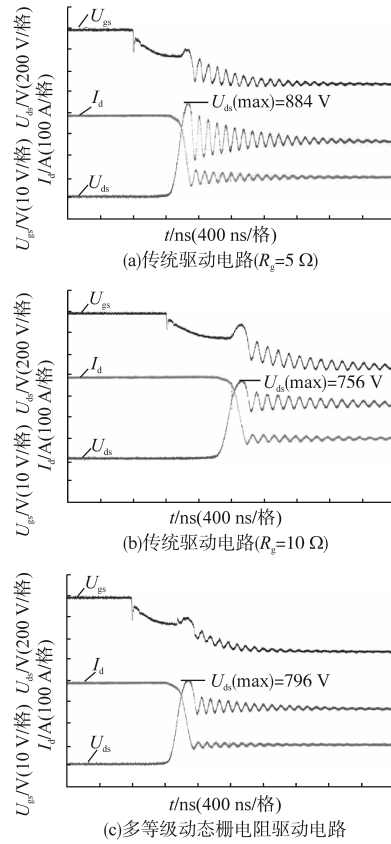


图6 关断波形对比

Fig.6 Comparison results of the turn-off waveforms

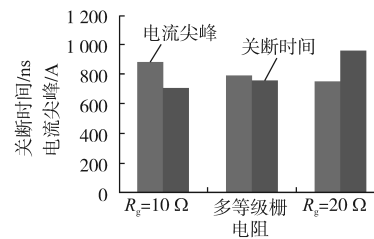


图7 关断波形参数对比

Fig.7 Comparison of turn-off waveform parameters

4 结论

本文提出了一种基于动态栅电阻的SiC MOSFET驱动电路,通过在开关不同阶段使用不同的栅极电阻控制 dI/dt 与 dU_{ds}/dt ,进而优化SiC MOSFET的开关特性。实验结果表明,新方法能够有效减小开关时间,降低电流与电压尖峰,证实了与传统驱动电路相比的可行性,为充分发挥SiC MOSFET的高频应用等特性提供了

可靠保障。

参考文献

- [1] 彭咏龙,史孟,李亚斌,等. 多管并联SiC MOSFET驱动电路设计[J]. 电力电子技术,2017,51(2):117-120.
- [2] 邹世凯,胡冬青,黄仁发,等. SiC MOSFET驱动电路设计与实验分析[J]. 电气传动,2017,47(9):59-63.
- [3] 梁美,李艳,郑琼林,等. 桥式电路中不同封装SiC MOSFET串扰问题分析及低栅极关断阻抗的驱动电路[J]. 电工技术学报,2017,32(18):162-174.
- [4] Anthony P, McNeill N, Holliday D. High-speed Resonant Gate Driver with Controlled Peak Gate Voltage for Silicon Carbide MOSFETs[J]. IEEE Transactions on Industry Applications, 2014, 50(1):573-583.
- [5] Nayak P, Hatua K. Active Gate Driving Technique for a 1200 V SiC MOSFET to Minimize Detrimental Effects of Parasitic Inductance in the Converter Layout[C]//2016 IEEE Energy Conversion Congress and Exposition(ECCE),2016.
- [6] Josifović Ivan, Popović-Gerber Jelena, Ferreira J A. Improving SiC JFET Switching Behavior under Influence of Circuit Parasitics[J]. IEEE Transactions on Power Electronics, 2012, 27(8):3843-3854.
- [7] Zhang Z, Zhang W, Wang F, *et al.* Analysis of the Switching Speed Limitation of Wide Band-gap Devices in a Phase-leg Configuration[C]//IEEE Energy Conversion Congress and Exposition, 2012:3950-3955.

收稿日期:2018-06-05

修改稿日期:2019-07-19

《电气传动》改半月刊致读者

《电气传动》创刊于1959年,是中国电气传动自动化领域具有权威性的核心刊物,是北大中文核心期刊、中国科学技术信息所“中国科技论文统计源期刊”,主要报道国内外电气传动自动化领域先进技术,发表科研成果和总结实践经验的文章,在国内外相关行业有着广泛的影响。

新的时代赋予了期刊新的使命,为响应习近平总书记“广大科技工作者要把论文写在祖国的大地上”的号召,更好地为广大作者、读者服务,经天津市新闻出版局批准,从2021年1月1日开始,《电气传动》杂志由月刊改为半月刊,每月出版2期。改版后,《电气传动》将加快出版频率,扩大载文量,更快地发表优秀论文。