

# 功率器件的并联均流研究

唐伟峰,王长江

(山东大学电气工程学院,山东 济南 250014)

**摘要:**在新能源汽车的电机控制器中,由于现有模块电流能力不够、成本过高、散热能力有限,常常使用多个功率器件并联,以提高电动汽车应用的功率逆变器载流能力。器件参数的公差、PCB布局不对称导致的寄生参数不一致以及散热器的冷却效果导致的热量堆积,都会导致电流不均衡现象。首先对电流不平衡的原因进行了概述,提出均流系数作为电流平衡的标准。给出了基于热阻的导通电阻模型,分析并联器件静态均流的影响因素。基于可变电阻区的电压电流曲线,分析了并联器件动态均流的影响因素。通过 PSpice 建模分析了寄生电感对动态均流的影响,分析了参数差异对电流平衡的影响,针对不同的参数差异,提出了不同的优化方法。最后分析了电磁兼容问题对均流特性的影响,给出驱动电路的设计建议,并对栅极电压波形的优化效果进行了仿真验证。

**关键词:**功率器件;并联;电流平衡;寄生参数

**中图分类号:**TM28 **文献标识码:**A **DOI:**10.19457/j.1001-2095.dqed24454

## Research on Current Sharing of Parallel Power Devices

TANG Weifeng, WANG Changjiang

(School of Electrical Engineering, Shandong University, Jinan 250014, Shandong, China)

**Abstract:** In the motor controller of new energy vehicles, due to insufficient current capacity, high cost, and limited heat dissipation capacity, parallel power devices are often used to extend current capability of power inverter for EV applications. Current imbalance can be caused by device parameter tolerances, parasitic parameter inconsistencies due to asymmetric PCB layout, and heat accumulation due to the cooling effect of the heat sink. Firstly, the causes of current imbalance were summarized, and the current sharing coefficient, that is the unbalance ratio, was put forward as the measuring standard of current balance. The conduction resistance model based on thermal resistance was presented, and the influencing factors of steady current balance of parallel devices were analyzed. Then, based on the voltage and current curves in the variable resistance region, the influencing factors of dynamic current balance of parallel devices were analyzed. The effect of parasitic inductance on dynamic current balance was analyzed by PSpice simulation, and the influence of parameter difference on current balance was analyzed. Different optimization methods were proposed for different parameter differences. Finally, the influence of EMI on the current sharing characteristics was analyzed, and the design of the drive circuit was suggested, and the optimization effect of the gate voltage waveform was verified in the simulation.

**Key words:** power devices; parallel; current sharing; parasitics parameter

分立器件并联工作时,由于器件本身的参数、结温差异或 PCB 布局的不对称,各支路的电流不可能完全一致。不平衡的电流使器件产生了不对等的损耗和电压、电流应力,在最薄弱的器件上容易形成更高的过冲应力,威胁器件安全。

对于并联均流问题,已有很多文献对其影响因素和解决方案进行了研究。文献[1]提出了一种器件的筛选办法,以降低参数分散性的影响。

文献[2-5]对杂散电感引起的动态电流不均进行了分析,使用耦合电感法、对称布局法,对均流起到了很好的效果。文献[6-7]讨论了温度对电流分布不均的影响,从散热设计的角度入手,通过提高散热系统的散热能力,对电流不平衡导致的发热进行有效控制。文献[8]通过改进栅极驱动电路的设计,讨论了良好布局的重要性,并分析了电缆耦合对均流的影响。文献[9]提出了一种

**作者简介:**唐伟峰(1998—),男,硕士研究生,Email:202034699@mail.sdu.edu.cn

**通讯作者:**王长江(1965—),男,博士,教授,Email:wangchangjiang@sdu.edu.cn

主动的驱动电压控制方法,对开关过程中的电流不平衡可以起到很好的抑制作用。文献[10-11]对驱动信号延迟法、可变电感法和外加电感法几种方案进行了仿真和实验,对其均流效果进行了对比。文献[12-13]提出了栅极电阻补偿法,对器件开关的动态均流起到了良好的效果。文献[14]通过添加源极电阻电感来对阈值电压引起的不均流起到平衡效果。对多器件并联的分析,通常是基于恒温模型,很少考虑到环境温度和散热条件的影响,在实际的工况下,温度对器件参数的影响不容忽视。

本文以热阻为衡量散热器性能的参数,首先建立了多个器件并联的数学模型,从器件本身参数分散性、寄生参数以及散热性能入手,分析了并联均流的影响因素,并结合仿真对所提模型进行了验证。基于这些影响因素的分析结果,提出了几种有效的优化方法。最后对电磁兼容问题进行了分析,给出了抑制电磁干扰的建议。

### 1 并联均流的影响因素分析

在实际情况下,影响电流平衡的因素主要有三类:1)器件自身的参数分散性;2)电路布局不对称导致的寄生参数差异;3)散热不平衡导致的热量堆积。

研究并联均流的影响因素,如图1所示,假设有 $N$ 条并联的支路,其中支路1为不平衡支路,其他 $N-1$ 条支路设定完全相同。模型中的总电流可以表示为所有支路的电流之和:

$$I_s = I_{D1} + (N - 1)I_{D2} \quad (1)$$

式中: $N$ 为并联的支路数量; $I_s$ 为 $N$ 条支路的总电流; $I_{D1}$ 为支路1的漏源电流; $I_{D2}$ 为其他各支路的漏源电流。

假设各支路电流平衡,总电流可以表示为平衡电流之和:

$$I_s = NI_B \quad (2)$$

式中: $I_B$ 为各支路完全同时的平衡电流。

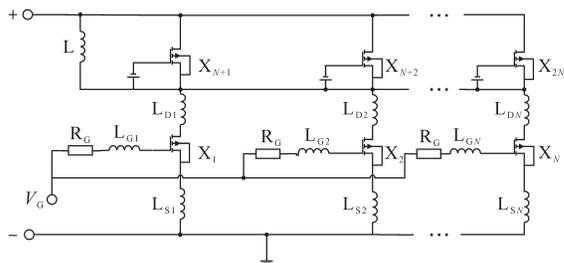


图1 多器件并联模型

Fig.1 Multi-device parallel model

在PSPICE中,搭建图1所示的仿真模型,仿真模型中共有 $N$ 条并联支路,包含 $2N$ 个器件,其中 $X_1 \sim X_N$ 为被测器件,并联运行作为双脉冲测试电路的下桥。 $X_{N+1} \sim X_{2N}$ 作为上桥,通过栅极的反偏电压保持关断状态。 $L$ 为负荷电感, $L_{D1} \sim L_{DN}$ 为主回路布线引起的漏极寄生电感, $L_{S1} \sim L_{SN}$ 为主回路布线引起的源极寄生电感, $L_{G1} \sim L_{GN}$ 为驱动电路的寄生电感, $R_G$ 为驱动电阻, $V_G$ 为驱动电压,器件本身的导通电阻、阈值电压以及寄生参数包含在器件的PSPICE模型中。

#### 1.1 导通电阻不匹配的影响

导通状态下的器件,主要考虑导通电阻的影响,其电阻-温度特性可以视为一次函数:

$$R_N = R_{N,25} [1 + (T - 25 + I_{DN}^2 R_N \theta_{JA}) K] \quad (3)$$

化简后得到:

$$R_N = \frac{R_{N,25} [K(T - 25) + 1]}{1 - R_{N,25} I_{DN}^2 \theta_{JA} K} \quad (4)$$

式中: $R_N$ 为器件 $X_N$ 实际的导通电阻; $R_{N,25}$ 为 $25^\circ\text{C}$ 下器件 $X_N$ 的导通电阻; $I_{DN}$ 为支路 $N$ 的漏源电流; $\theta_{JA}$ 为器件 $X_N$ 的热阻; $T$ 为环境温度; $K$ 为器件导通电阻的温度系数。

并联器件上的电压相同,可以表示为

$$I_{D1} R_1 = I_{D2} R_2 \quad (5)$$

将式(4)代入式(5)可以得到:

$$\begin{aligned} & \frac{[K(T - 25) + 1] I_{D1} R_{1,25}}{1 - I_{D1}^2 R_{1,25} \theta_{JA} K} \\ &= \frac{[K(T - 25) + 1] I_{D2} R_{2,25}}{1 - I_{D2}^2 R_{2,25} \theta_{JA} K} \end{aligned} \quad (6)$$

联立式(1)、式(2),可以得到 $I_{D2}$ 的表达式:

$$I_{D2} = \frac{I_B N - I_{D1}}{N - 1} \quad (7)$$

将式(7)代入式(6)求解,得到 $I_{D1}/I_B$ 的表达式:

$$\begin{aligned} \frac{I_{D1}}{I_B} = & \left[ K \frac{\theta_{JA2}}{\theta_{JA1}} - \frac{1}{R_{2,25} \theta_{JA1} I_B^2} + \right. \\ & \left. \sqrt{\left( \frac{1}{R_{2,25} \theta_{JA1} I_B^2} - K \frac{\theta_{JA2}}{\theta_{JA1}} \right)^2 + \frac{4K}{R_{1,25} \theta_{JA1} I_B^2}} \right] / (2K) \end{aligned} \quad (8)$$

式中: $I_{D1}/I_B$ 为均流系数,即:不平衡电流占平衡电流的比值,越趋近于1,均流效果越好。

综上,当 $R_{1,25} = R_{2,25}$ 且 $\theta_{JA1} = \theta_{JA2}$ 时, $I_{D1}/I_B = 1$ ,表示电流平衡;从式(8)中可以看出 $R_{1,25}$ 与 $I_{D1}/I_B$ 呈负相关,因为 $R_{1,25}$ 的增大会直接导致 $R_1$ 增大,在漏源电压和其他支路电阻 $R_2$ 不变的情况下, $R_1$ 的增大就会导致 $I_{D1}/I_B$ 的降低。而随着 $I_B$ 的增大, $I_{D1}/$

$I_B$ 会逐渐趋近于 $\theta_{JA2}/\theta_{JA1}$ ,因为 $I_B$ 的增大相当于主回路总电流 $NI_B$ 增大,功率损耗随之升高,当 $I_B$ 足够大时,热阻 $\theta_{JA1}$ 成为影响器件电阻的主要因素。

$\theta_{JA1}$ 与 $I_{D1}/I_B$ 呈负相关,这是由于同样的功率损耗下,较大的 $\theta_{JA1}$ 导致器件温度较高,载流子碰撞加剧,载流能力下降。

基于图1的模型,验证式(8)的结论, $N=5$ 时,支路1的导通电阻在4~5 m $\Omega$ 间均匀增大,支路2~5的导通电阻为4.5 m $\Omega$ ,其他参数均相同,得到不同导通电阻下的 $I_{D1}$ 与 $I_B$ 。如图2所示,随着导通电阻的增加, $I_{D1}$ 逐渐减小。

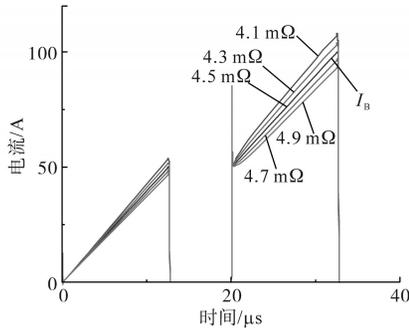


图2 不同导通电阻时的电流

Fig.2 Current waveforms at different conduction resistance

图3为 $I_{D1}/I_B$ 随 $R_{1-25}$ 的变化情况。其他参数一致时, $R_{1-25}$ 对 $I_{D1}/I_B$ 的影响是反相关的,在 $R_{1-25}=R_{2-25}=4.5$  m $\Omega$ 时, $I_{D1}/I_B=1$ ,电流达到平衡,结果与式(8)的分析相符。

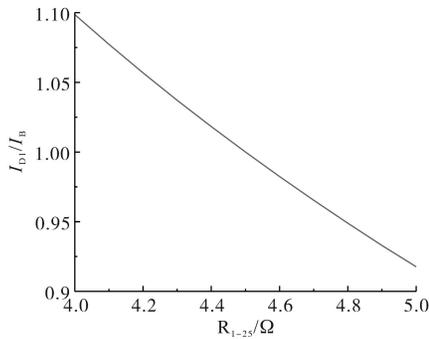


图3 均流系数随导通电阻的变化

Fig.3 Variation of unbalance ratio with conduction resistance

图4为导通电阻为4 m $\Omega$ 、5 m $\Omega$ 两种情况下, $I_{D1}/I_B$ 随 $I_B$ 的变化情况曲线图。随着 $I_B$ 的升高, $I_{D1}/I_B$ 逐渐趋近于1,与式(8)的分析相符。图5为 $I_{D1}/I_B$ 随 $\theta_{JA1}$ 的变化情况曲线图。由图5可知, $\theta_{JA1}$ 在0.5~1.5  $^{\circ}\text{C}/\text{W}$ 间均匀变化, $\theta_{JA2}\sim\theta_{JA5}$ 取1  $^{\circ}\text{C}/\text{W}$ ,随着热阻 $\theta_{JA1}$ 增加, $I_{D1}/I_B$ 降低,热阻和均流系数 $I_{D1}/I_B$ 成反相关。各支路热阻相同时,电流达到平衡,与式(8)的分析相符。

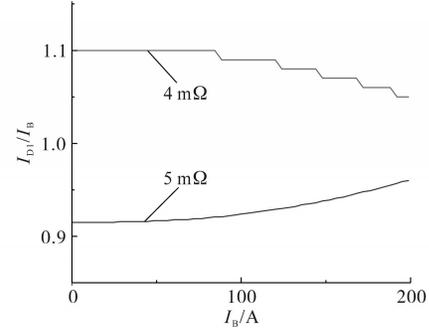


图4 均流系数随平衡电流的变化

Fig.4 Variation of unbalance ratio with the balance current

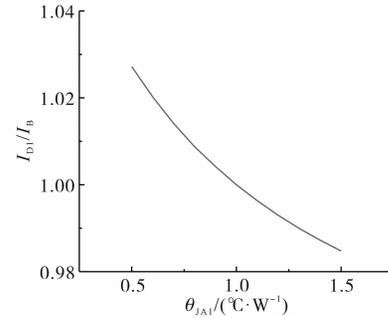


图5 均流系数随热阻的变化

Fig.5 Variation of unbalance ratio with thermal resistance

## 1.2 阈值电压不匹配的影响

MOS管处于可变电阻区时, $I_{DN}$ 可以表示为 $V_{GS}$ 的一次函数:

$$I_{DN} = GF_N (V_{GS} - V_{THN}) \quad (9)$$

式中: $V_{GS}$ 为器件的栅-源电压; $V_{THN}$ 为第 $N$ 条支路器件的导通阈值电压; $GF_N$ 为跨导,表示第 $N$ 条支路器件的转移特性。

将式(9)代入式(1)、式(2),得到 $V_{GS}$ 的表达式:

$$V_{GS} = \frac{GF_2 V_{TH2} (N-1) + GF_1 V_{TH1} + NI_B}{GF_2 (N-1) + GF_1} \quad (10)$$

将 $V_{GS}$ 代回式(9),并取 $N$ 为 $\infty$ ,得到 $I_{D1}/I_B$ 的表达式:

$$\frac{I_{D1}}{I_B} = \frac{GF_1}{GF_2} \left( GF_2 \frac{V_{TH2} - V_{TH1}}{I_B} + 1 \right) \quad (11)$$

$V_{TH1}$ 与 $I_{D1}/I_B$ 成反比,因为较大的阈值电压会导致沟道内的电荷密度下降,通过沟道的电流降低。

$I_B$ 增加会导致 $I_{D1}/I_B$ 逐渐趋近于 $GF_1/GF_2$ ,因为 $I_B$ 受到 $V_{GS}$ 的限制, $I_B$ 的增加本质上是 $V_{GS}$ 的增加,当 $V_{GS}$ 足够大时,就可以忽略阈值电压的影响,所以 $I_D$ 只与 $GF$ 相关。

$GF_1$ 与 $I_{D1}/I_B$ 成正比,因为较大的跨导表示器件沟道更宽更短,载流能力更强。

基于图1的仿真模型,对式(11)的结论进行

验证。取  $N=5$ ,其他条件相同,分别改变  $V_{TH1}$ ,  $GF_1, I_B$ ,观察  $I_{D1}/I_B$ 的变化情况。

图6为不同阈值电压下,器件的开通电流特性曲线图。可以看出,较低的阈值电压会导致器件提前开通,从而承受较大的  $I_{D1}$ 。

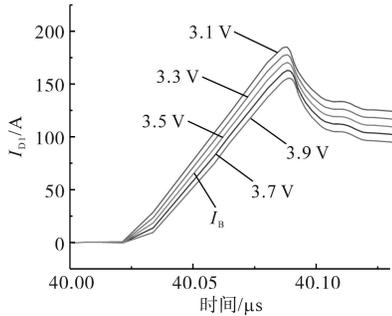


图6 不同阈值电压下的开通电流

Fig.6 Turn-on current waveforms at different threshold voltage

图7为  $I_{D1}/I_B$ 随阈值电压的变化情况曲线图,随着  $V_{TH1}$ 的增加,  $I_{D1}/I_B$ 逐渐下降,成反比例,与式(11)的分析相符。

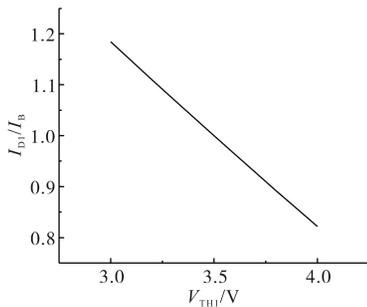


图7 均流系数随阈值电压的变化

Fig.7 Variation of unbalance ratio with threshold voltage

图8为  $I_{D1}/I_B$ 随  $GF_1$ 的变化情况曲线图,可以发现随着  $GF_1$ 的增加,  $I_{D1}/I_B$ 逐渐升高,成正相关,与式(11)的分析相符。

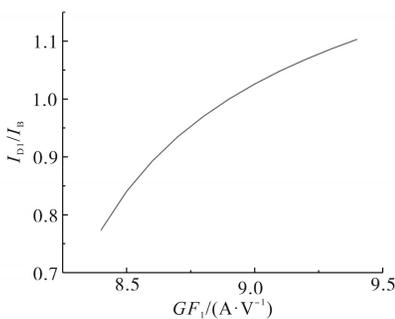


图8 均流系数随跨导的变化

Fig.8 Variation of unbalance ratio with gain factor

图9为  $I_{D1}/I_B$ 随  $I_B$ 的变化情况曲线图,忽略刚开始电流不稳定的情况,随着  $I_B$ 增加,  $I_{D1}/I_B$ 逐渐趋近于1,与式(11)的分析相符。

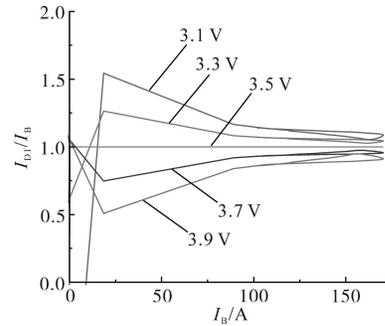


图9 均流系数随平衡电流的变化

Fig.9 Variation of unbalance ratio with the balance current

### 1.3 寄生参数的影响

寄生电感上的电压可以表示为

$$V_{LN} = L_N \frac{dI_{DN}}{dt} \quad (12)$$

式中:  $V_{LN}$ 为第  $N$ 条支路寄生电感上的压降;  $L_N$ 为第  $N$ 条支路上的寄生电感。

并联支路之间的电感差异会导致电流的不平衡。由于开关阶段较大的  $di/dt$ ,寄生电感会对开关特性造成显著的影响。具体表现在:母线上的寄生电感会减缓开通过电流的衰减速度,增加关断时的电压过冲;栅极回路中的寄生电感会降低开关速度。

器件开通时的电流主要与阈值电压和跨导有关,受寄生电感影响不大,可以认为上升时间的  $dI_{DN}/dt$  相同,  $V_{LN}$  只与  $L_N$  相关,成正比。

在开通过程结束时,电流过冲衰减到正常值,此时各电感上的电压基本相同,  $dI_{DN}/dt$  与  $L_N$  成反比。所以寄生电感越大,开通过电流的恢复速度就越慢。

图10、图11分别给出了漏极电感取不同值时,器件的开通和关断过程。可以发现,随着寄生电感的升高,器件开通时的漏源电压降低、开通损耗降低、开通过电流衰减变慢。在关断时,随着寄生电感的增加,器件关断时间延长,器件的关断损耗增大。

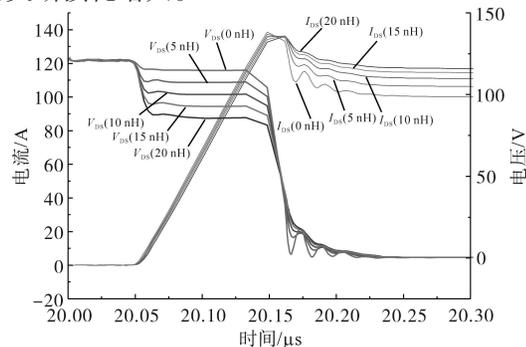


图10 不同寄生电感下的开通电压电流

Fig.10 Turn-on voltage and current waveforms at different branch inductance

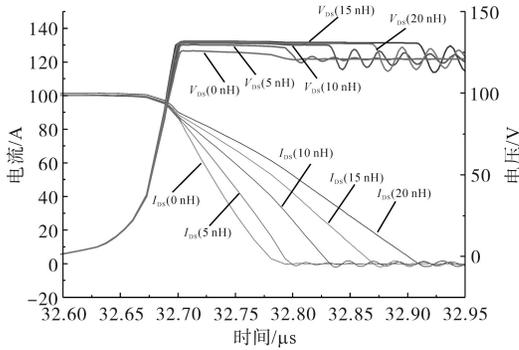


图11 不同寄生电感下的关断电压电流

Fig.11 Turn-off voltage and current waveforms at different branch inductance

考虑源极电感的影响,栅源电压表示为

$$V_{GS} = V_G - L_{SN} \frac{dI_{DN}}{dt} \quad (13)$$

式中:  $V_G$ 为驱动电压;  $L_{SN}$ 为器件的源极电感。

将式(13)代入式(9),可以表示为

$$I_{DN} = GF_N (V_G - L_{SN} \frac{dI_{DN}}{dt} - V_{THN}) \quad (14)$$

从式(13)、式(14)中可以看出,随着  $L_{SN}$  的增大,  $V_{GS}$  降低,  $I_{DN}$  降低, 开通速度减慢。

存在栅极电感时,漏源电流可以表示为

$$I_{DN} = GF_N (V_G - R_G I_{GN} - L_{GN} \frac{dI_{GN}}{dt} - V_{THN}) \quad (15)$$

式中:  $R_G$ 为器件的栅极电阻;  $L_{GN}$ 为器件的栅极电感;  $I_{GN}$ 为栅极电流。

与源极电感的影响类似,随着  $L_{GN}$  的增加,  $V_{GS}$  降低,  $I_{DN}$  降低, 导致开通速度减慢。

需要注意一点,上述的这些参数不会单独的作用于电路中,往往是多个参数的不匹配组合,同时影响到电流的平衡。

## 2 并联均流的改善方法

改善电流不平衡的方法主要有如下几种:

- 1) 筛选器件,降低器件本身参数差异;
- 2) 优化电路布局,最小化寄生参数的不一致;
- 3) 修改器件布局,增强器件间的热耦合;
- 4) 修改栅极驱动电路,来抵消寄生参数不匹配的影响,最小化电流不平衡的持续时间。

### 2.1 器件筛选

器件筛选可以把  $R_{1,25}$ ,  $V_{TH1}$ ,  $GF_1$  限定在较小的误差范围内,保证  $I_{D1}/I_{D2}$  接近 1。

### 2.2 优化电路布局

修改电路布局可以尽可能保证  $L_N$  一致,从而使器件开通速度尽可能一致。在大功率设计中

可以将平行母排替换为叠层母排。相比平行母排,叠层母排拥有更低的互感,可以把开关过程电感上的电压降到最低。

对称布局可以大大提升各支路的参数一致性,图12为分立器件优化布局的示例,不对称的线路1、线路3相比线路2、线路4有更长的走线,这会导致线路1、线路3拥有更大的寄生电感和寄生电阻,可以通过优化布局使线路更对称。

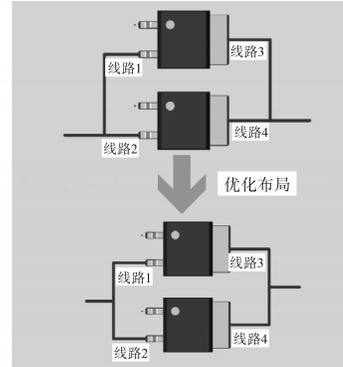


图12 电路布局优化

Fig.12 Circuit layout improvement

提取电路中寄生参数,如表1所示,线路不对称时,线路1、线路3的寄生参数比线路2、线路4的寄生参数大很多,对称布局可以显著地改善寄生参数的不平衡。

表1 寄生参数

Tab.1 Parasitics parameter

线路	线路1	线路2	线路3	线路4
$R/m\Omega$ (不对称)	0.616	0.273	0.709	0.335
$R/m\Omega$ (对称)	0.419	0.410	0.515	0.516
$L/nH$ (不对称)	16.824	5.712	20.379	9.082
$L/nH$ (对称)	10.375	10.265	13.819	13.819

使用 PSpice 分析两种布局的电流平衡情况。图13为两种布局的电流分布曲线,通过对比可以看出,不对称布局导致的寄生参数差异会对并联器件的电流平衡造成很大的影响。

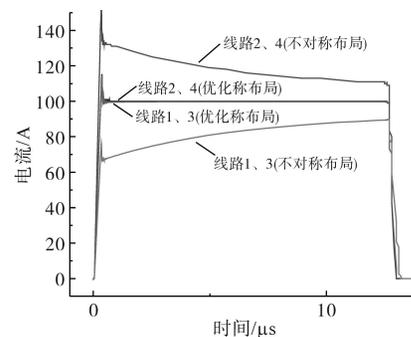


图13 不对称和优化布局的电流分布

Fig.13 Current distribution of asymmetry and optimized layout

### 2.3 优化器件布局

器件布局影响散热器的散热效果,良好的设计应保证并联器件的热阻一致。过大的热阻会导致在额定功率下的器件温度超出正常范围。

热阻的不平衡会导致  $I_{D1}/I_B$  的变化,在设计中必须做好器件的热耦合,保证器件之间的热阻一致。

图 14 给出了优化器件布局的示例。

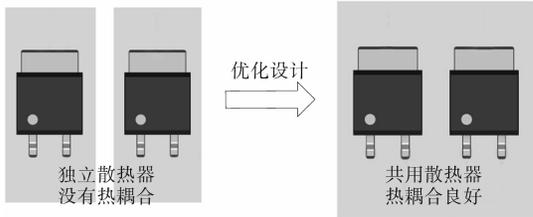


图 14 器件布局优化

Fig.14 Device layout improvement

图 14 中,灰色背景表示散热器基座,左侧的独立散热器之间没有热耦合,会导致热阻的差异,经过优化设计后,共用散热器可以加强器件之间的热耦合。

### 2.4 优化栅极驱动电路

米勒电容和寄生电感之间可能会产生高频震荡,为了避免震荡,可以设置合理的栅极电阻。另外,可以在驱动电路增加铁氧体磁珠,来滤除高频噪声。

图 15、图 16 对比了栅极共用驱动电阻和独立使用驱动电阻两种方式对高频噪声的抑制作用。支路 1 的栅极寄生电感在 0~20 nH 间均匀增大,其他支路均为 0,观察支路 1 的栅极电压。从图 15 中可以看出,共用栅极电阻时寄生电感会在栅极电压上产生较大的波动,从图 16 中可以看出,在器件的栅极独立使用栅极电阻可以起到明显的抑制作用。

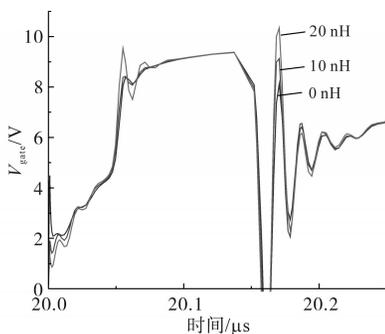


图 15 共用栅极电阻的栅极电压

Fig.15 Gate voltage of common gate resistance

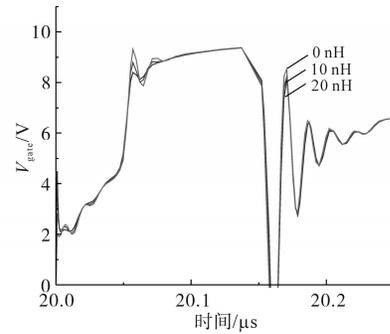


图 16 独立栅极电阻的栅极电压

Fig.16 Gate voltage of respective gate resistance

## 3 电磁兼容与器件均流

共模干扰和差模干扰都是电机控制器中常见的电磁干扰。

图 17、图 18 分别为差模和共模干扰的传播路径图。

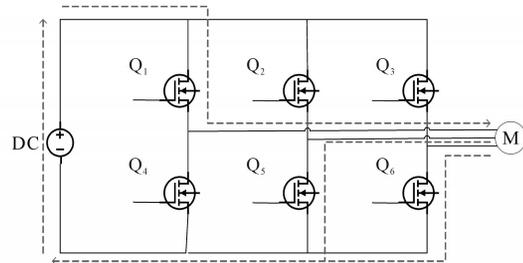


图 17 差模干扰的传播路径

Fig.17 The transmission of the differential-mode noise

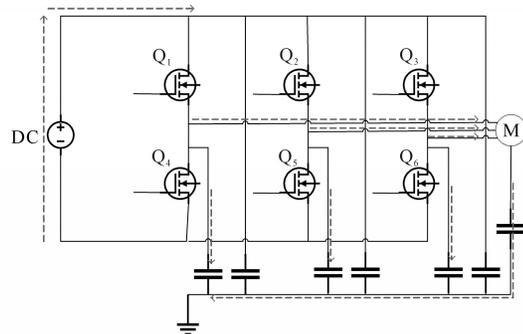


图 18 共模干扰的传播路径

Fig.18 The transmission of the common-mode noise

MOSFET 开关过程中产生的  $di/dt$  以及电流尖峰会通过逆变器进入电机,产生脉冲转矩,造成电机转轴震动,也可以通过 MOSFET 本身的极间电容进入驱动电路,影响到驱动信号和期间开关过程。由于润滑剂油膜的隔离,电机的轴承表现为容抗的性质,此时共模电压会在轴承上产生一个高频轴电流,导致轴承的电腐蚀现象。

电磁干扰产生于 MOSFET 的高速开关和寄生参数的作用,所以在 PCB 设计时,应当优化 PCB 布局,减小寄生参数,抑制电磁干扰。