

SiC MOSFET 栅源回路参数的串联扰动研究

张宇, 李先允, 王书征, 唐昕杰, 袁宇, 卢乙

(南京工程学院 电力工程学院, 江苏 南京 211167)

摘要: 为了使SiC MOSFET工程运用时避免串联扰动的威胁, 研究栅源回路参数对串联扰动的影响是很有必要的。研究通过对栅源回路参数的调控, 将串联扰动现象分为正压尖峰与负压尖峰两部分进行分析, 确定影响串扰电压尖峰的参数, 为驱动回路参数设计提供方向性意见。首先建立拓扑简化模型, 理论分析影响电压尖峰的栅源回路参数, 随后搭建实验平台进行电压尖峰观测以及对理论分析进行实验验证, 最后对实验波形进行分析。实验表明, 当驱动电阻为0~20 Ω 、驱动杂散电感为0~300 nH、栅极电容为0~10 nF时, 串联扰动随着桥臂自身驱动电阻、驱动杂散电感的增大而增大、随着栅极电容的增大而减小。此外, 负载阻抗会影响负压尖峰, 尖峰震荡同样会影响器件正常工作。

关键词: 碳化硅 MOSFET; 栅源回路; 串联扰动; 电压尖峰

中图分类号: TM131.2 **文献标识码:** A **DOI:** 10.19457/j.1001-2095.dqed21595

Research on Series Disturbance of SiC MOSFET Gate-source Loop Parameters

ZHANG Yu, LI Xianyun, WANG Shuzheng, TANG Xinjie, YUAN Yu, LU Yi

(School of Electric Power Engineering, Nanjing Institute of Technology, Nanjing 211167, Jiangsu, China)

Abstract: In order to avoid the threat of series disturbance during the engineering application of SiC MOSFET, it is necessary to study the influence of driving circuit parameters on the series disturbance. Based on the adjustment of the gate-source loop parameters, the series disturbance phenomenon was divided into two parts in this study: positive pressure spike and negative pressure spike. First, a simplified topology model was established, and the gate-source loop parameters that affect voltage spikes were theoretically analyzed. Then an experimental platform was set up to observe the voltage spikes and verify the theoretical analysis. Finally, the experimental waveforms were analyzed. Experiments show that when the driving resistance is 0~20 Ω , the driving stray inductance is 0~300 nH, and the gate capacitance is 0~10 nF, the series disturbance increases with the increase of the driving resistance and driving stray inductance of the bridge arm, but it decreases as the gate capacitance increases. In addition, negative pressure spikes will be affected by load impedance, normal operation of the device will also be affected by the spike oscillation.

Key words: silicon carbide metal-oxide-semiconductor field-effect transistor (SiC MOSFET); gate-source loop; series disturbance; voltage spike

现如今, 新能源发电、电动汽车以及开关电源等领域的发展趋向于高效率、高转化率以及高可靠性。这使得以碳化硅(silicon carbide, SiC)器件为首的宽禁带半导体器件以其高开关频率、低开关损耗、低散热需求等优点得到越来越多的关注^[1-3]。SiC材料的热导系数是Si材料的2.5倍, 饱和电子漂移率是Si的2倍, 所以SiC器件能在更高的频率、更高的开断速度下工作。现如今对SiC器件的研究主要集中在SiC MOSFET, 与传统

Si MOSFET相比, SiC MOSFET具有更快的开断速度, 更高的功率密度, 更高的正向耐压, 更低的散热需求^[4-6], 并且栅源两端具有良好的反向耐压能力(第一代SiC MOSFET可承受-5V, 第二代SiC MOSFET可承受-10V)^[2], 由于其卓越的性能, SiC MOSFET在中、高压领域出现了代替Si IGBT的趋势^[7-8]。但是随着电压水平和开关速度的提升, 电路中寄生参数所带来的扰动现象将更加严重, 这将威胁系统的安全运行^[9-10]。虽然依靠新的PCB

基金项目: 江苏省重点研发计划项目(BE2018130); 江苏省普通高校研究生科研创新计划项目(No.SJC X18_0575)

作者简介: 张宇(1994—), 男, 硕士研究生, Email: 425853910@qq.com

制作工艺以及封装技术可以有效地减少寄生参数的大小,但是 SiC MOSFET 也依然面临着串联扰动以及电磁干扰和电磁应力的风险^[11],这些负面效应会在一定程度上加速器件老化,严重时甚至造成器件损坏。串联扰动现象主要存在于换流器上、下桥臂结构中,当上桥臂开通时,过高的 du/dt 作用在下桥臂器件寄生电容上会产生正压尖峰,正压尖峰超过阈值电压时会造成器件的误导通,这将影响系统整体的安全性^[12-14]。当上桥臂关断时,积累在寄生电容中的能量得到释放会产生负压尖峰,负压尖峰小于器件栅极耐受值时,会造成器件的损坏。

综上所述,基于栅源回路参数的调控,对器件串联扰动现象进行分析研究^[15],得到串联扰动的影响因素,这对 SiC MOSFET 的工程应用具有极大的意义。本文首先基于串联回路中的单个桥臂进行驱动回路简化分析,建立数学模型,得到影响串联扰动的各个因素,然后搭建平台进行实验验证,最后对实验波形进行进一步分析。

1 简化建模分析

图 1 为典型同步 Buck 电路。图 1 中,上、下桥臂功率开关器件 Q_H, Q_L 均为 SiC MOSFET; C_{gs}, C_{gd} , C_{ds} 为 SiC MOSFET 封装寄生电容; C_{dc} 为滤波电容; L_d, L_g, L_s, L_{loop} 为杂散电感; Z_L 为负载; R_g 为栅极电阻,由驱动电阻和栅源回路寄生电阻组成; C_g 为外加栅极电容,用于栅源电容 C_{gs} 的调控,理论分析时不参与讨论; V_q 为驱动电压; V_{dc} 为母线电压。本文通过研究上桥臂 SiC 器件快速开断时,下桥臂器件栅源两端产生的电压尖峰来研究串联扰动现象,文中将串联扰动分为两个阶段分析,其中,第一阶段产生正压尖峰,第二阶段产生负压尖峰。图 2 为串联扰动等效电路,图 3 为对应的简化等效电路。

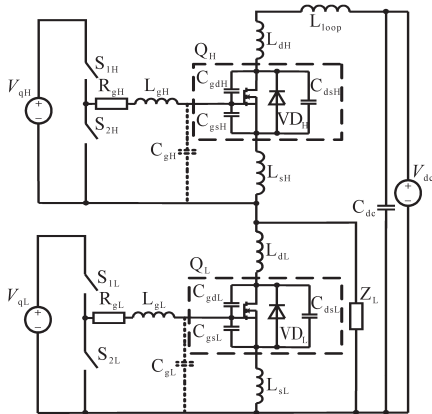
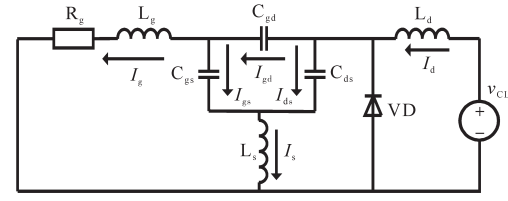
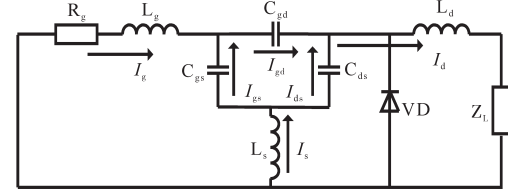


图 1 同步 Buck 电路

Fig.1 Synchronous Buck circuit



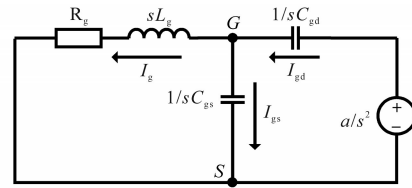
(a) 正压尖峰等效电路



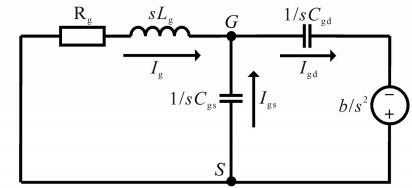
(b) 负压尖峰等效电路

图 2 串联扰动等效电路

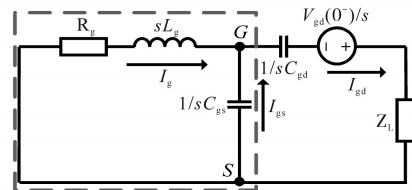
Fig.2 Series disturbance equivalent circuit



(a) 正压尖峰简化电路



(b) 负压尖峰简化电路(不考虑负载)



(c) 负压尖峰简化电路(考虑负载)

图 3 简化等效电路

Fig.3 Simplified equivalent circuit

1.1 栅源回路参数对正压尖峰的影响

当 Q_H 快速导通时, Q_L 漏源两端电压 v_{ds} 瞬间由 0 升高至母线电压 V_{dc} , 过高的 du/dt 作用在 C_{gd} 上将产生漏电流 I_{gd} , 并对 C_{gs} 进行充电, 使 C_{gs} 上形成一个正的电压尖峰, 正压尖峰等效电路具体如图 2a 所示。其中, I_{gd}, I_{gs}, I_{ds} 分别为电容 C_{gd}, C_{gs} 和 C_{ds} 上的电流; I_g, I_d, I_s 分别为器件栅、漏、源极流过的电流; v_{cl} 等效为上桥臂开通瞬间作用在下桥臂器件漏源两端的电压(不考虑器件导通电阻的变化), 由上桥臂开断速度和母线电压 V_{dc} 共同决定, 可近似等效为

$$v_{cl} = \begin{cases} at & t_{on} > t > 0 \\ V_{dc} & t > t_{on} \end{cases} \quad (1)$$

其中

$$a=V_{dc}/t_{on}$$

式中: t_{on} 为下桥臂漏源电压上升时间。

因漏电流 I_d 较小,所以在 L_d 上形成的压降相对于母线电压可以忽略。 L_g 包括器件栅极引脚杂散电感和驱动回路寄生电感。 L_s 为器件源极引脚杂散电感,其值较小,近似计算时可以忽略。二极管VD在串扰形成时反向截止,不参与工作。电容 C_{ds} 的大小不会影响作用在电容 C_{gd} 和 C_{gs} 串联支路上的电压,又因电容电流 $i=C du/dt$,所以电容 C_{ds} 对电流 I_{gs} 的值没有影响,分析栅源电压 v_{gs} 时可以忽略。对正压尖峰等效电路进行简化以及Laplace变换,假设储能原件初始能量为0,具体如图3a所示。

根据基尔霍夫定律对图3a进行节点电压方程的列写:

$$\begin{cases} I_{gd} = I_{gs} + I_g \\ I_{gd} = (\frac{a}{s^2} - v_{gs})sC_{gd} \\ I_{gs} = v_{gs}sC_{gs} \\ I_g = \frac{v_{gs}}{R_g + sL_g} \end{cases} \quad (2)$$

点G,S分别为器件栅、源极,解得:

$$v_{gs} = \frac{aC_{gd}(R_g + L_g s)}{(C_{gd} + C_{gs})L_g s^3 + (C_{gd} + C_{gs})R_g s^2 + s} \quad (3)$$

进行Laplace逆变换,并假设:

$$\begin{cases} A = \sqrt{(C_{gs} + C_{gd})R_g^2 - 4L_g} \\ B = \sqrt{(C_{gs} + C_{gd})R_g^2 - 4L_g} / \sqrt{C_{gs} + C_{gd}} L_g \\ C = C_{gs} + C_{gd} \end{cases} \quad (4)$$

解得:

$$v_{gs} = aC_{gd} \left[\frac{(2L_g - R_g^2 C)(e^{Bt} - 1)}{2A\sqrt{C} \cdot e^{\frac{R_g t}{2L_g} + \frac{Bt}{2}}} - \frac{AR_g \sqrt{C} (e^{Bt} + 1 - 2e^{\frac{R_g t}{2L_g} + \frac{Bt}{2}})}{2A\sqrt{C} \cdot e^{\frac{R_g t}{2L_g} + \frac{Bt}{2}}} \right] \quad (5)$$

以SiC MOSFET器件C2M0080120D为例,输入电容 $C_{iss}=950$ pF且随 v_{ds} 变化较小,栅漏电容 C_{gd} 随着 v_{ds} 的增大迅速降低,取 $C_{gd}=15$ pF。当器件工作电压 $V_{dc}=500$ V时,假设栅源电压上升时间为49 ns,串扰等效电源的系数 $a=1.53 \times 10^7$ V/s,驱动电压为+20/-5 V,改变栅源回路参数得到正压尖峰幅值如表1所示。

表1 不同栅源回路参数下的正压尖峰幅值

Tab.1 Spike amplitude of positive pressure under different grid-source loop parameters

栅极电容/ nF	栅极电感/ nH	正压尖峰幅值/V		
		$R_g=10 \Omega$	$R_g=20 \Omega$	$R_g=30 \Omega$
$C_g=0$	$L_g=50$	1.52	2.92	3.88
	$L_g=150$	1.58	3.13	4.07
	$L_g=300$	2.46	3.65	4.41
$C_g=1$	$L_g=50$	1.50	2.28	2.68
	$L_g=150$	1.81	2.44	2.78
	$L_g=300$	2.31	2.69	2.93
$C_g=5$	$L_g=50$	0.91	1.06	1.13
	$L_g=150$	1.01	1.10	1.15
	$L_g=300$	1.09	1.14	1.17

由表1分析可得,当上桥臂开断速度和母线电压不变,即 a 为定值时,正压尖峰幅值随着驱动电阻 R_g 、杂散电感 L_g 的增大而增大,随着寄生电容 C_{gs} 增大而减小,其中 C_{gs} 可以通过栅极电容 C_g 进行调控。

1.2 栅源回路参数对负压尖峰的影响

当 Q_H 快速关断时, Q_L 漏源两端电压 v_{ds} 由母线电压 V_{dc} 迅速降为0,积累在电容 C_{gd} 上的能量开始释放并形成漏电流 I_{gd} ,当漏电流流经 C_{gs} 时将在栅源电容上形成一个负的电压尖峰,具体如图2b所示。图2b为负压尖峰等效电路,其中 Z_L 为负载, I_L 为流过负载的电流。由于 C_{ds} 放电过程中电流 I_{ds} 不经过电容 C_{gs} ,讨论 v_{gs} 的时候可以忽略。杂散电感 L_s 仅为引脚杂散电感,其值过小,近似计算时可以省略。 C_{gd} 放电时二极管VD反向截止,仅在放电结束时为 L_d 提供续流通道,当忽略负载 Z_L 以及线路杂散电感的影响,仅针对栅源回路对正压尖峰等效电路进行简化以及Laplace变换,具体如图3b所示。其中,系数 $b=V_{dc}/t_{off}$,下桥臂漏源电压下降时间 t_{off} 由上桥臂关断速度决定,现假设系数 b 为定值。根据基尔霍夫定律对图3b进行节点电压方程的列写:

$$\begin{cases} I_{gd} = I_{gs} + I_g \\ I_{gd} = (\frac{b}{s^2} + v_{gs})sC_{gd} \\ I_{gs} = -v_{gs}sC_{gs} \\ I_g = -\frac{v_{gs}}{R_g + sL_g} \end{cases} \quad (6)$$

对式(6)进行求解,得:

$$v_{gs} = -\frac{bC_{gd}(R_g + L_g s)}{(C_{gd} + C_{gs})L_g s^3 + (C_{gd} + C_{gs})R_g s^2 + s} \quad (7)$$

联立式(4)对式(7)进行 Laplace 逆变换,得:

$$v_{gs} = bC_{gd} \left[\frac{AR_g \sqrt{C} (e^{Bt} + 1 - 2e^{\frac{R_g t}{2L_g} + \frac{Bt}{2}})}{2A\sqrt{C} \cdot e^{\frac{R_g t}{2L_g} + \frac{Bt}{2}}} - \frac{(2L_g - R_g^2 C)(e^{Bt} - 1)}{2A\sqrt{C} \cdot e^{\frac{R_g t}{2L_g} + \frac{Bt}{2}}} \right] \quad (8)$$

当器件工作电压 $V_{dc}=500$ V 时,假设器件关断速度为 40 ns,理想状态下栅漏电容放电系数 $b=1.87 \times 10^7$ V/s,改变栅源回路参数得到负压尖峰幅值如表 2 所示。

表 2 不同栅源回路参数下的负压尖峰幅值

Tab.2 Spike amplitude of negative pressure under different grid-source loop parameters

栅极电容/ nF	栅极电感/nH	负压尖峰幅值/V		
		$R_g=10 \Omega$	$R_g=20 \Omega$	$R_g=30 \Omega$
$C_g=0$	$L_g=50$	-1.88	-3.42	-4.34
	$L_g=150$	-2.39	-3.79	-4.61
	$L_g=300$	-3.63	-4.47	-5.04
$C_g=1$	$L_g=50$	-1.78	-2.49	-2.83
	$L_g=150$	-2.21	-2.68	-2.94
	$L_g=300$	-2.69	-2.93	-3.09
$C_g=5$	$L_g=50$	-0.96	-1.08	-1.13
	$L_g=150$	-1.05	-1.12	-1.15
	$L_g=300$	-1.12	-1.15	-1.17

由表 2 可知,当系数 b 为定值时, v_{gs} 负压尖峰幅值随栅极电阻 R_g 、栅极电感 L_g 的增大而增大,栅极电容 C_g 增大,即栅源电容 C_{gs} 增大时,负压尖峰幅值变化减小。

1.3 负载电阻对负压尖峰的影响

当不考虑负载电阻时, v_{ds} 的下降时间 t_{off} 主要由上桥臂器件的关断速度决定,具体如 1.2 节所述。但由图 2b 可知,在同步 Buck 电路中,负压尖峰阶段 C_{gd} 释放能量时将会经过负载电阻 Z_L ,假设电容 C_{gd} 放电初始为恒压源,有:

$$I_{gd} = \frac{v_{gd}}{Z_L + Z_g} \quad (9)$$

式中: Z_g 为栅源回路阻抗。

当 Z_L 增大时, I_{gd} 随之下降,由 $Q_{gd}=C_{gd}V_{dc}=I_{gd}t_{off}$ 可知,当电容两端电压和储存电荷不变时, C_{gd} 的放电时间 t_{off} 将会随之增大 ($t_{off} \geq t_f$, t_f 为上桥臂器件关断时间),电容 C_{gd} 放电转为自由放电,电压下降速度不再由 t_f 决定,此时负压尖峰简化电路如图 3c 所示。由于图中标记部分端口结构未发生变

化,输入电流 I_{gd} 减小会使负压尖峰幅值降低, t_{off} 增大使负压尖峰持续时间增大,同时两者共同作用使得调控寄生电感 L_g 对负压尖峰幅值的影响降低。本文主要讨论栅源回路对串联扰动的影响,故对负载的影响不做深入研究。

2 实验验证

搭建如图 4 所示的同步 Buck 电路实验平台进行电压尖峰观察及上述推导的实验验证。实验采用 Tektronix 公司生产的 DPO4054B 示波器及其配套电压探头 TPP0500 和 P5205A, SiC MOSFET 采用 CREE 公司的 C2M0080120D,续流二极管为 SiC 肖特基二极管 C4D20120D,触发脉冲由 Firstack 公司生产的脉冲触发仪提供。图 5 为电压尖峰实验波形,由于负载电阻的存在,负压尖峰幅值较小,实验波形同时也证实本次实验平台的正确性。

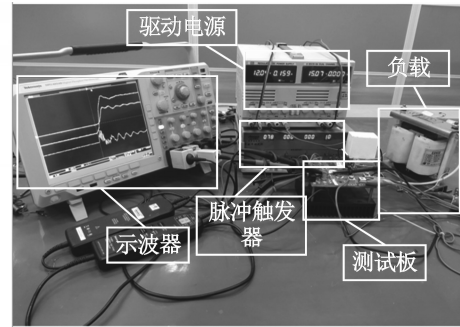


图 4 实验平台

Fig.4 Experiment platform

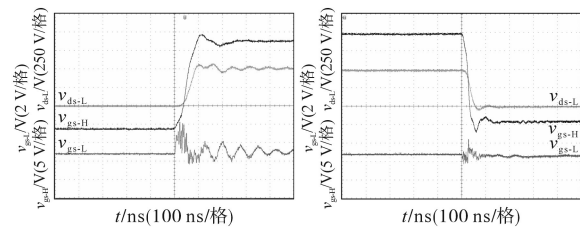


图 5 电压尖峰

Fig.5 Voltage spike

对上述理论分析进行实验验证,为了保护器件安全运行,基础测试电压 V_{dc} 选为 500 V,驱动电阻 R_g 为 5 Ω ,栅极电容 C_g 为 1 nF,栅极电感 L_g 为 0,负载电阻 Z_L 为 50 Ω 。图 6 为改变栅源回路参数时的电压尖峰波形,为了清晰地表达波形变化,仅展示部分参数,其中左图均为正压尖峰波形,右侧均为负压尖峰波形。图 6a 为驱动电阻分别为 0 Ω , 7.5 Ω , 12.5 Ω , 20 Ω 时的电压尖峰波形。由图 6a 可得,当驱动电阻增大时,正、负压尖峰均

增大,负压尖峰震荡变小,这是由于驱动电阻与栅极电容形成RC滤波,降低震荡。图6b为栅极电容分别为0 nF,0.5 nF,1 nF,10 nF时的电压尖峰波形,由图6b可得,当栅极电容增大时,正、负压尖峰均变小,负压尖峰震荡也变小。图6c为栅极电感分别为23 nH,81 nH,257 nH时的电压尖峰波形,由图6c可得,当栅极杂散电感增大时,正压尖峰变大,负压尖峰基本不变,负压尖峰震荡变大。

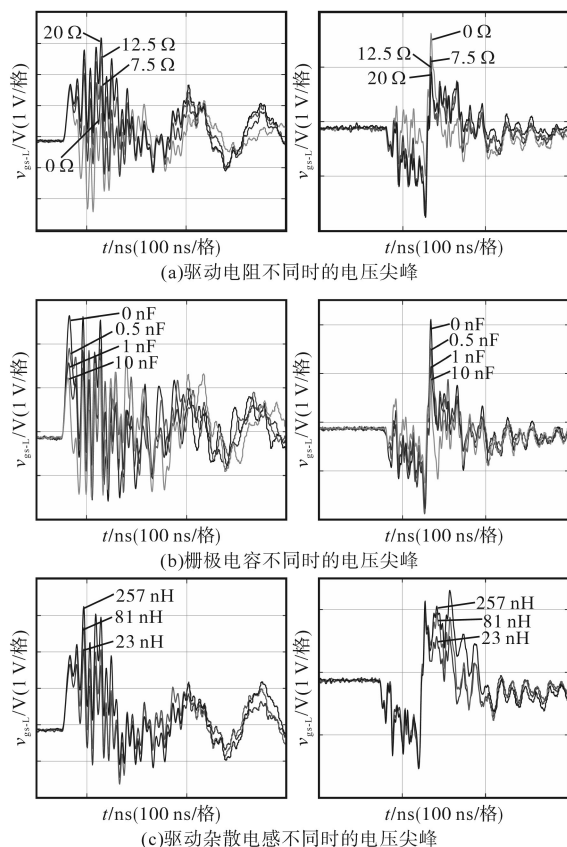


图6 改变栅源回路参数时的电压尖峰

Fig.6 Voltage spike with different gate-source loop parameters

图7为不同栅源回路参数的电压尖峰值,统计了改变栅源回路参数时的所有实验结果。由图7可得,当驱动电阻为0~20 Ω ,仅驱动电阻增大其他条件不变时,正、负压尖峰均增大。栅极电容为0~10 nF时,随着栅极电容的增大,正、负压尖峰均减小。栅极电感为0~300 nH时,栅极杂散电感增大,正压尖峰增大,负压尖峰基本不变。其中,正压尖峰幅值变化较大,负压尖峰幅值变化较小,这与负载电阻的接入有关。

由1.3节推导可知,当其它条件不变时,负载电阻的大小会影响负压尖峰幅值的大小和持续时间,现通过实验进行验证。不同负载电阻时,器件漏源电压 v_{ds} 及负压尖峰之间的关系如图8所

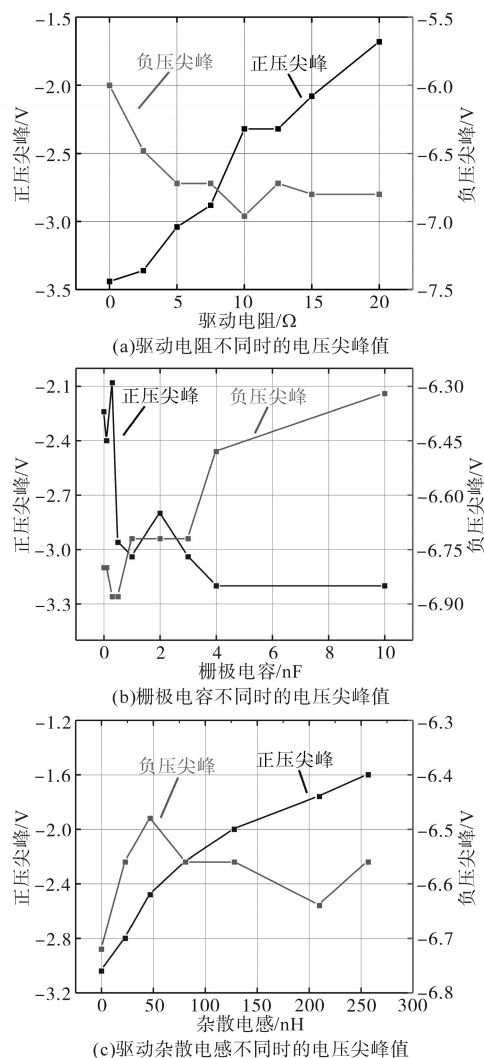


图7 不同栅源回路参数的电压尖峰值

Fig.7 Voltage spikes of different gate-source loop parameters

示,由图8可见,当负载电阻增大时, v_{ds} 下降时间也增大,同时负压尖峰持续时间正比于 v_{ds} 下降时间,幅值大小正比于 dv_{ds}/dt_{off} 。

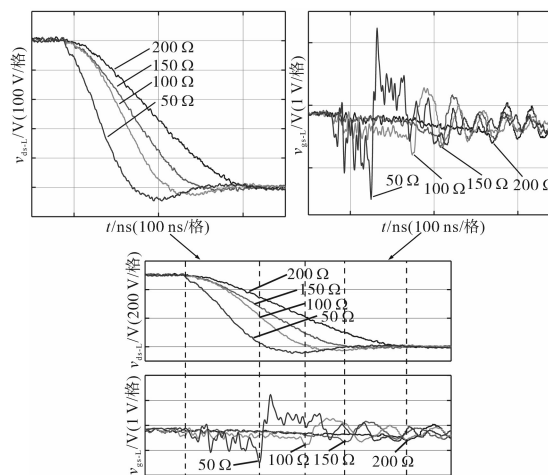


图8 不同负载电阻的负压尖峰

Fig.8 Negative voltage spikes with different load resistances

对上述实验分析可得,通过对栅源回路参数的调控可以达到调节电压尖峰的目的,与前文理论分析结果一致。为了同时满足SiC MOSFET驱动的快速性与安全性,驱动回路设计时PCB布局注意降低寄生参数,驱动参数选择时,建议降低驱动电阻的大小,利用增大栅极电容来降低器件高速开断过程中的过冲与震荡现象。以Buck电路为例,负载的大小会影响负压尖峰幅值以及持续时间,换流器正常运行时建议工作在满载状态。

3 总结

本文基于栅源回路参数调控对SiC器件串联扰动现象进行分析研究并进行实验验证,结果表明:

1) 器件所受的串联扰动现象是器件高速开断形成的 du/dt 作用在相邻器件封装寄生电容上引起的,可以通过栅源回路参数和负载阻抗进行调控。

2) 电压尖峰随着驱动电阻、杂散电感的增大而增大,随着栅极电容的增大而减小,较大的负载电阻有利于降低负压尖峰。驱动电路设计中应该降低驱动电阻的大小,通过提高栅极电容来抑制开关震荡。

3) 伴随电压尖峰出现的尖峰震荡也对器件安全产生威胁,还需进一步研究。

参考文献

- [1] Parthasarathy Nayak, Kamalesh Hatua. Parasitic inductance and capacitance-assisted active gate driving technique to minimize switching loss of SiC MOSFET[J]. IEEE Transactions on Industrial Electronics, 2017, 64 (10): 8288–8298.
- [2] Feng Gao, Qi Zhou, Panrui Wang, *et al.* A gate driver of SiC MOSFET for suppressing the negative voltage spike in a bridge circuit[J]. IEEE Transactions on Power Electronics, 2018, 33 (3): 2339–2353.
- [3] 彭咏龙, 江涛, 李亚斌, 等. SiC MOSFET高频感应加热电源系统研究[J]. 电气传动, 2017, 47(3): 70–73.
- [4] 张斌锋, 许津铭, 钱强, 等. SiC MOSFET特性及其应用的关键技术分析[J]. 电源学报, 2016, 14(4): 39–48.
- [5] 邹世凯, 胡冬青, 黄仁发, 等. SiC MOSFET驱动电路设计与实验分析[J]. 电气传动, 2017, 47(9): 59–63.
- [6] 马保慧. 基于Si和SiC器件的逆变器系统性能对比研究[J]. 电气传动, 2017, 47(8): 3–6, 48.
- [7] Hazra S, De A, Bhattacharya S, *et al.* High switching performance of 1.7 kV, 50 A SiC power MOSFET over Si IGBT for advanced power conversion applications[J]. IEEE Transactions on Power Electronics, 2016, 31(7): 4742–4754.
- [8] 李磊印, 宁圃奇, 温旭辉, 等. 1 200 V 碳化硅 MOSFET 与硅 IGBT 器件特性对比性研究[J]. 电源学报, 2016, 14(4): 32–38.
- [9] 马小亮. 混合模块及其应用[J]. 电气传动, 2016, 46(4): 3–7.
- [10] 巴腾飞, 李艳, 梁美. 寄生参数对SiC MOSFET栅源极电压影响的研究[J]. 电工技术学报, 2016, 31(13): 64–73.
- [11] Liu T, Ning R, Wong T T Y, *et al.* Modeling and analysis of SiC MOSFET switching oscillations[J]. IEEE Journal of Emerging & Selected Topics in Power Electronics, 2017, 4(3): 747–756.
- [12] 李辉, 黄樟坚, 廖兴林, 等. 一种抑制SiC MOSFET桥臂串扰的改进门极驱动设计[J]. 电工技术学报, 2019, 34(2): 275–285.
- [13] Wang J, Chung S H. A novel RCD level shifter for elimination of spurious turn-on in the bridge-leg configuration[J]. IEEE Transactions on Power Electronics, 2015, 30(2): 976–984.
- [14] Zhang Z, Wang F, Tolbert L M, *et al.* Active gate driver for fast switching and crosstalk suppression of SiC devices in a phase-leg configuration[C]//IEEE Applied Power Electronics Conference and Exposition (APEC), Charlotte, NC, USA, 2015: 15–19.
- [15] 曾正, 邵伟华, 陈昊, 等. 基于栅极驱动回路的SiC MOSFET开关行为调控[J]. 中国电机工程学报, 2018, 28(4): 1165–1176.

收稿日期: 2020-03-08

修改稿日期: 2020-03-17