一种适用于常开型功率器件的新型 谐振门极驱动电路设计

张晋梅1,田世野2,申惠琪1,赵芃1,汤文博3

(1.国网冀北电力有限公司经济技术研究院,北京100083;2.国网 冀北电力有限公司,北京100053;3.国网冀北电力 有限公司检修分公司,北京100031)

摘要:提出了一种适用于常开型功率器件的谐振门极驱动电路,它利用辅助电感Lr来回收门极储存的能量,减小门极驱动损耗。同时利用辅助电容Cr来产生负压,使得常开型功率器件可靠关闭。详细介绍了所提出的谐振门极驱动电路的工作原理,分析了各个模态下电路的主要波形。最后搭建了谐振门极驱动电路的仿真模型和实验平台,通过仿真和实验验证了所提出的谐振门极驱动电路的可行性。

关键词:常开型功率器件;谐振门极驱动;驱动损耗;模态分析;能量回馈

中图分类号: TM46 文献标识码: A DOI: 10.19457/j.1001-2095.dqcd21599

A Novel Design of Resonant Gate Driver for Normally on Power Device

ZHANG Jinmei¹, TIAN Shiye², SHEN Huiqi¹, ZHAO Peng¹, TANG Wenbo³

(1.State Grid Jibei Electric Power Company Institute of Economics and Technology, Beijing 100083, China;
2. State Grid Jibei Electric Power Company Limited, Beijing 100053, China;
3. State Grid Jibei Electric Power Company Overhaul Branch, Beijing 100031, China)

Abstract: A novel resonant gate drive circuit for normally on power device was proposed. The auxiliary inductor Lr was used to recover the energy stored in the gate capacitor, and it can reduce the gate driving losses. At the same time, the auxiliary capacitor Cr was used to generate a negative voltage, so that the normally on power device can be turned off reliably. The operation principle of the proposed resonant gate driver was introduced in detail, and the main waveforms of the circuit under each mode were analyzed. Finally, the simulation model and experimental platform of the resonant gate driver were built, and the feasibility of the proposed resonant gate driver was verified by simulation and experiment.

Key words: normally on power device; resonant gate driver; drive losses; modal analysis; energy feedback

随着功率半导体器件的发展,目前电力电子装置朝着高频化和高功率密度化方向发展。随着频率的提高,功率器件的驱动损耗不可忽略,因为驱动损耗与频率成正比关系。对于传统的常开型功率器件,其驱动电路如图1所示,开关器件门极与一个电阻相连,驱动损耗都被消耗在电阻 R_z上。

为了减小驱动损耗,文献[1-17]提出了谐振 门极驱动电路,它主要用辅助电感 L,替代门极电 阻 R_s,利用 L,与门极输入电容 C_{iss}谐振,来回收储

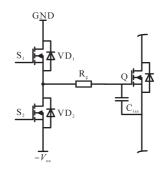


图1 传统常开型功率器件门极驱动电路

Fig.1 The convention gate driver for normally on power device

基金项目:国网冀北电力有限公司经济技术研究院(J31901090001)

作者简介:张晋梅(1971—),女,本科,高级工程师,Email:lwtg0808@163.com

存在门极的能量。但是文献[1-17]提出的谐振门 极驱动电路都只适用于正电压驱动的开关器件。 目前对于像 GaN HEMT 等常开型开关器件的谐 振门极驱动的研究较少,文献[18-21]提出了适用 于常开型功率器件的谐振门极驱动,但是门极电 流需要从0开始增加,减缓了功率器件的开关速 度。针对以上谐振门极驱动存在的缺点,本文提 出了一种适用于常开型功率器件的谐振门极驱 动电路,它可以对辅助电感进行预充电,从而保 证门极电流初始值不为0,这样大大加快了功率 开关管的开通速度与关断速度,降低了功率回路 的开关损耗。文章的第1节介绍了本文所提出的 谐振门极驱动电路的拓扑,并且详细分析了电路 的工作原理。文章的第2节介绍了谐振门极驱动 电路的设计。文章的第3节搭建了谐振门极驱动 电路的仿真模型和实验平台,通过仿真和实验验 证了方案的可行性。最后,文章的第4节对全文 做出了总结。

1 新型谐振门极驱动电路

常开型功率器件正常导通时门极电压为0V, 关闭时门极电压为 $-10\sim-5V$ 左右。图2为常开型GaN HEMT的I—V曲线图。

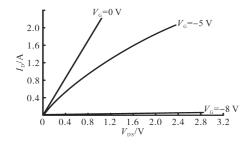


图2 常开型GaN HEMT的I-V曲线

Fig. 2 I—V characteristics of the normally on GaN HEMT

本文所提出常开型功率器件的谐振门极驱动电路如图 3 所示,包括驱动电源 $V_{\rm CC}$,辅助开关管 $S_1 \sim S_4$,辅助电感 L_r ,辅助电容 C_r ,二极管 D 和功率开关管 Q,二极管 D 的主要作用是将导通的开关器件的门极电压钳位在 0 V。其中, $C_{\rm iss} = C_{\rm gs} + C_{\rm gd}$,由于开关管栅漏极电容 $C_{\rm gd}$ 相对于开关管栅源极电容 $C_{\rm gd}$ 相对于开关管栅源极电容 $C_{\rm gs}$ 很小,所以画图的时候将 $C_{\rm iss}$ 画在栅源极之间作为等效电容。谐振门极驱动电路工作时序图如图 4 所示,其中包括 $S_1 \sim S_4$ 管的驱动波形、电感电流 $i_{\rm Lr}$ 、驱动电流 $i_{\rm g}$ 以及功率开关器件驱动电压 $V_{\rm CSO}$ 通过顺序切换 $S_1 \sim S_4$,能够实现常开型功率器件的有效驱动。

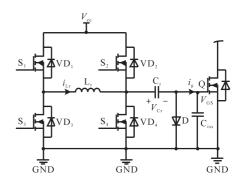


图3 本文所提出的谐振门极驱动电路

Fig.3 The resonant gate driver proposed in this paper

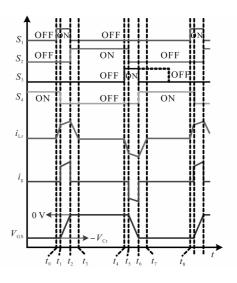


图 4 谐振门极驱动电路主要波形

Fig.4 The key waveforms of the resonant gate driver

本文所提出谐振门极驱动电路主要有8个工作模态。假设 t_0 时刻之前,只有 S_4 处于导通状态,功率开关管Q的门极电压被电容钳位在 $-V_{Cr}$,Q处于关断状态。各工作模态的工作过程如下。

模态 $1[t_0-t_1]$: 模态 1 工作过程如图 5 所示, t_0 时刻, S_1 零电流开通, V_{cc} 给辅助电感 L_i 进行预充电,电感电流 i_{Lr} 线性增加,此时电流流通路径为 S_1 — L_i — S_4 ,功率管 Q 仍然处于关断状态。

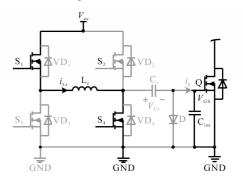


图 5 谐振门极驱动电路工作模态 1 [t₀—t₁]

Fig.5 The operation mode 1 $[t_0-t_1]$ of the resonant gate driver

模态 $2[t_1-t_2]$: 模态 2 工作过程如图 6 所示, t_1 时刻, S_4 关断,此时电感电流 i_L 对 Q 的门极电容进行充电,电流流通路径为 S_1 — L_r — C_{iss} 。同时 Q 的门极电压由 $-V_{Cr}$ 上升到 0 V,由于二极管的钳位作用,保证了门极电压不会大于 0 V。此时 Q 由关闭状态变成开通状态。

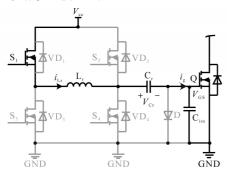


图 6 谐振门极驱动电路工作模态 $2[t_1-t_2]$

Fig.6 The operation mode $2[t_1-t_2]$ of the resonant gate driver

模态 $3[t_2-t_3]$: 模态 3 工作过程如图 7 所示, t_2 时刻, S_1 关断,电感电流通过 VD_2 和 VD_3 续流,储存在电感上的能量开始回馈给电源 V_{cc} 。同时 S_2 零电压开通,电感电流流通路径为 VD_3 — L_r — S_2 — V_{cc} ,电感仍然向电源回馈能量。

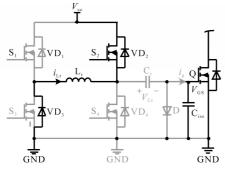


图7 谐振门极驱动电路工作模态3[t2-t3]

Fig.7 The operation mode 3 [t_2 — t_3] of the resonant gate driver 模态 4 [t_3 — t_4]:模态 4 工作过程如图 8 所示, t_3 时刻,电感电流降到 0 A,VD₃零电流关断。同时 VD₁导通,电感两端电压为 0 V,Q 的门极电压仍为 0 V,Q 保持导通。

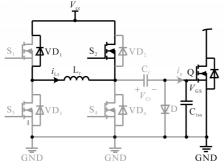


图 8 谐振门极驱动电路工作模态 4 [t,--t4]

Fig. 8 The operation mode 4 $[t_3-t_4]$ of the resonant gate driver

模态 $5[t_4-t_5]$: 模态 5 工作过程如图 9 所示, t_4 时刻, S_3 零电流开通,电感电流反向预充电,电流流通路径为 S_3 — L_r — S_2 ,开关管 Q 处于导通状态。

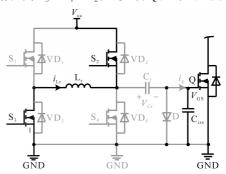


图9 谐振门极驱动电路工作模态5[t4-t5]

Fig. 9 The operation mode 5 $[t_4-t_5]$ of the resonant gate driver

模态 $6[t_5-t_6]$: 模态 6工作过程如图 10 所示 $,t_5$ 时刻 $,S_2$ 关断 , 门极电容 C_{iss} 上储存的能量向辅助电感 L_r 上转移 , 电流流通路径为 C_{iss} — C_r — L_r — S_3 ,开关管 Q 的门极电压由 0 V 开始下降为 $-V_{Cr}$ 。

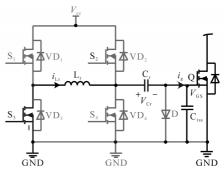


图 10 谐振门极驱动电路工作模态 6 [t5-t6]

Fig.10 The operation mode 6 $[t_5-t_6]$ of the resonant gate driver

模态 $7[t_6-t_7]$: 模态 7 工作过程如图 11 所示 $,t_6$ 时刻 $,S_3$ 关断 ,电感电流通过 VD_1 和 VD_4 续流 ,储存在电感上的能量开始回馈给电源 V_{cc} 。同时 S_4 零电压开通 ,电感电流流通路径为 S_4 — L_r — VD_1 — V_{cc} ,电感仍然向电源回馈能量。

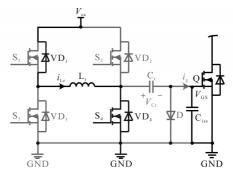


图 11 谐振门极驱动电路工作模态 7 [t6-t7]

Fig.11 The operation mode 7 $[t_6-t_7]$ of the resonant gate driver

模态 $8[t_7-t_8]$: 模态 8工作过程如图 12 所示, t_7 时刻, 电感电流降到 0 A, VD_1 零电流关断。同时

 VD_3 导通,电感两端电压为0V,Q的门极电压被钳位在 $-V_G,Q$ 保持关断。

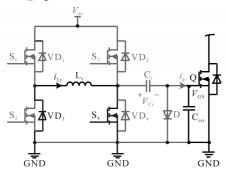


图 12 谐振门极驱动电路工作模态 8 [t7-t0]

Fig.12 The operation mode 8 $[t_7-t_0]$ of the resonant gate driver

通过以上分析可以看出,本文所提出的谐振门极驱动电路具有以下几个特点:1)能够产生-V_{Cr}~0 V之间的驱动脉冲,保证常开型功率器件稳定可靠的导通与关断。2)电感电流的预充电与反向预充电阶段加快了功率管的开通速度与关断速度,提高开关频率,减小开关损耗。3)辅助电感L,与门极电容发生谐振,可以回收储存在门极电容中的能量,从而减小驱动电路损耗,同时L,也可以吸收驱动回路上的杂散电感,消除杂散电感对于驱动脉冲的影响。

2 谐振门极驱动电路设计

根据第1节谐振门极驱动电路模态分析,设置电感电流预充电时间为 t_{10} (模态1的总时间 t_1-t_0),功率开关管的开通时间为 t_{21} (模态2的总时间 t_2-t_1),门极电荷总量为 $Q_{\rm g}$ 。假定电流预充电时间 t_{10} 为开通时间为 t_{21} 的二分之一,那么辅助电感L可以根据以下公式得出[2.6]:

$$L_{r} = \frac{V_{\rm CC}t_{21}}{Q_{\rm g}} \left(\frac{t_{21}}{4} + t_{10}\right) \tag{1}$$

同时,L,的选择要使得开关管的开通时间t,小于整个开关周期T的3%。所以有:

$$t_{\rm r} \approx \pi \sqrt{L_{\rm r} C_{\rm iss}}$$
 (2)

$$\frac{t_{\rm r}}{T} \le 0.03 \tag{3}$$

式中: C_{iss} 为 C_r 与开关管门极电容串联的等效电容。对于串联电路, C_{iss} 相对于开关管的门极电容很小,可以忽略,因此在计算时, C_{iss} 用开关管的输入电容值计算即可。

通过式(2)和式(3)可知,L的选取应满足下式:

$$L_{\rm r} = \frac{t_{\rm r}^2}{\pi^2 C_{\rm iss}} \le \frac{(0.03T)^2}{\pi^2 C_{\rm iss}} = \frac{0.03^2}{\pi^2 f^2 C_{\rm iss}}$$
(4)

3 仿真与实验结果分析

本文利用 Matlab 搭建谐振门极驱动的仿真,仿真参数设置如下: L_r =120 nH, C_r =100 nF, V_{cc} =10 V,开关频率 1 MHz。门极电压 V_{cs} 的仿真结果如图 13 所示。

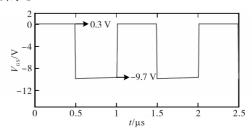


图 13 门极电压仿真波形图

Fig.13 The simulation waveform of the gate voltage $V_{\rm GS}$

从图13可以看出,本文所提出的谐振门极驱动电路能够产生矩形波驱动信号,其中高电平为0.3 V,能够满足常开型开关器件的驱动,低电平为-9.7 V,能够稳定地关闭常开型功率管。

图 14 为驱动电压波形的放大图,从图中可以看出,本文所提出的谐振门极驱动电路其驱动电压的上升时间为 7 ns,下降时间为 7.3 ns。快速的上升时间和下降时间保证了开关管能够工作在高频状态下,频率等级能够达到 MHz 以上。

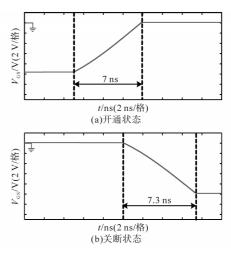


图 14 门极电压放大波形图

Fig.14 The amplification waveforms of gate voltage

本文所搭建的谐振门极驱动电路硬件图如图 15 所示,其中谐振门极驱动板的长度为 9.2 cm,宽度为 7.3 cm。实验中所选用的 S_1 ~ S_4 的型号为 FDN335。图 16 为辅助开关管 S_1 ~ S_4 的驱动波形图,所测得常开型开关管(本文所选开关管型号为 CPC3703)两端的驱动电压 V_{cs} 波形图如图 17 所示。由于 MHz以上的高频驱动电路,驱动回路

中存在一定的杂散电感,且电感量不便于测量,使得驱动电压 V_{cs} 在开关过程中存在着一定的振荡和电压过冲。当电压尖峰过大时,会打坏开关管的门极。实验中驱动电路的电压尖峰小于开关管 CPC3703 的门极电压极限值,因此不会损坏开关管,并且通过优化电路板布局,可以有效地减小驱动电压尖峰。

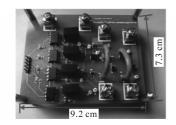


图 15 谐振门极驱动硬件图

Fig.15 The hardware platform of the resonant gate driver

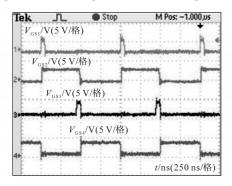


图 16 S₁~S₄驱动波形图

Fig.16 The driving waveforms of $S_1 \sim S_4$

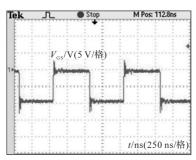
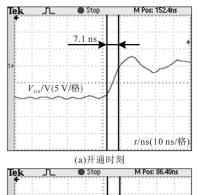


图 17 常开型开关管驱动波形图

Fig.17 The driving waveform of normally-on switching device

图 18 为驱动电压波形放大图,从图中可以看出,本文所提出的谐振门极驱动电路驱动电压上升时间为 7.1 ns,下降时间为 7.8 ns。表 1 为本文所提出的常开型谐振门极驱动电路与文献[18]提出的谐振门极驱动对比。从表 1 中可以看出本文所提出的谐振门极驱动电路的驱动波形上升时间和下降时间都低于文献[18]所提出的电路,因此本文所提出的谐振门极驱动具有更好的开关性能。虽然本文所提出的谐振门极驱动电路增

加了两个辅助开关管,使得驱动电路的复杂度增加,但是像同步Buck变换器拓扑的小功率电源,为了减小无源器件的体积,开关管工作在MHz以上,使得驱动损耗成倍增加。所以本文提出的谐振门极驱动电路在减少驱动损耗的同时,使得变换器的损耗降低,提高了功率变换器的效率。



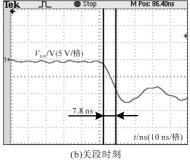


图 18 驱动电压放大波形图

Fig.18 The amplification waveforms of drive voltage

表 1 谐振门极驱动电路性能对比

Tab.1 The performance comparison between different resonant gate drivers

谐振门极驱动电路	上升时间/ns	下降时间/ns
本文	7.1	7.8
文献[18]	10.4	10.0

本文提出的谐振门极驱动电路损耗主要由以下4个部分构成:1) P_{gs} :辅助开关管 $S_1 \sim S_4$ 的驱动损耗之和;2) P_{cond} :谐振门极电路工作时电路等效电阻 R_{eg} 消耗的能量与二极管导通损耗之和;3) P_{sw} :辅助开关管 $S_1 \sim S_4$ 的开关损耗;4) P_{Lr} :辅助电感 L_r 上的损耗。

辅助管的驱动需要一定的功率,其功率一般 损耗在驱动电阻上。驱动损耗计算公式如下:

$$P_{\rm gs} = 4Q_{\rm gs}V_{\rm gs\ s}f_{\rm s} \tag{5}$$

式中: Q_{ss} 为辅助开关管的门极电荷; V_{ss-s} 为辅助开关管的驱动电压; f_{s} 为辅助开关管的开关频率。

由于 $S_1 \sim S_4$ 工作在ZVS和ZCS状态,可以认为 $S_1 \sim S_4$ 的开关损耗 P_{SW} 等于0 MW。同时本文使用的辅助电感 L_r 为空芯电感,可以近似认为辅助电感 L_r 上的损耗 P_1 .也为0 MW。图 19 为1 MHz 开

关频率下本文所提出的谐振门极驱动电路与传统门极驱动电路的驱动损耗对比图,从图19中可以看出本文所提出的谐振门极驱动电路的驱动损耗为113 MW,相比于传统门极驱动损耗131 MW而言,本文所提出的谐振门极驱动电路降低了驱动损耗、提高了驱动电路工作效率。

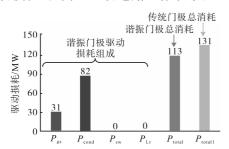


图 19 谐振门极驱动与传统门极驱动损耗图 Fig.19 Power losses of resonant gate driver and conventional gate driver

4 结论

本文提出了一种适用于常开型功率器件的谐振门极电路,该电路利用L,回收储存在门极电容上的能量,从而减小驱动损耗。本文详细介绍了谐振门极驱动电路基本原理,分析了各个工作模态下的主要波形。最后搭建了谐振门极驱动电路仿真模型和实验平台,观测了1 MHz下的驱动波形,从仿真和实验结果发现,本文所提出的谐振门极驱动电路可以减小开关管的开通时间和关断时间,从而提高功率管的开关频率。同时与传统常开型门极驱动电路相比,本文所提出的谐振门极驱动电路减小了驱动损耗。

参考文献

- Chennu J V P S, Maheshwari R, Li H. A new resonant gate drive circuit for high frequency application of silicon carbide MOSFETs[J]. IEEE Transactions on Industrial Electronics, 2017,64(10):8277-8287.
- [2] Eberle W, Zhang Z, Liu Y F, et al. A current source gate driver achieving switching loss savings and gate energy recovery at 1-MHz[J]. IEEE Transactions on Power Electronics, 2008, 23(2): 678–691
- [3] Zhang Z, Fu J, Liu Y F, et al. Discontinuous current source drivers for high-frequency power MOSFETs[J]. IEEE Transactions on Power Electronics, 2010, 25(7): 1863–1876.
- [4] 张之梁,李艳楠,徐传岗.一种断续电流模式的新型高频电流源驱动电路[J].中国电机工程学报,2011,31(18):7-13.
- [5] 郭晓君,林维明.新型双功率MOSFET管谐振驱动电路[J]. 中国电机工程学报,2011,31(33):44-51.

- [6] 刘教民,李建文,崔玉龙,等.高频谐振逆变器的功率 MOS 管驱动电路[J]. 电工技术学报,2011,26(5):113-118.
- [7] 赵清林,郭娟伟,袁精,等. MOSFET谐振门极驱动电路研究 综述[J]. 电力自动化设备,2018,38(10):66-73.
- [8] Mashhadi I A, Ovaysi E, Adib E, et al. A novel current-source gate driver for ultra-low-voltage applications[J]. IEEE Transactions on Industrial Electronics, 2016, 63(8):4796–4804.
- [9] Abdali Mashhadi I, Rahimzadeh Khorasani R, Adib E, et al. A discontinuous current-source gate driver with gate voltage boosting capability[J]. IEEE Transactions on Industrial Electronics, 2017,64(7):5333-5341.
- [10] Anthony P, Mcneill N, Holliday D. High-speed resonant gate driver with controlled peak gate voltage for silicon carbide MOSFETs[J]. IEEE Transactions on Industry Applications, 2014,50(1):573-583.
- [11] Fujita H. A resonant gate-drive circuit capable of high-frequency and high-efficiency operation[J]. IEEE Transactions on Power Electronics, 2010, 25(4):962–969.
- [12] Zhang Z, Li F F, Liu Y F. A high-frequency dual-channel isolated resonant gate driver with low gate drive loss for ZVS full-bridge converters[J]. IEEE Transactions on Power Electronics, 2014,29(6):3077-3090.
- [13] Swamy M M, Kume T, Takada N. An efficient resonant gatedrive scheme for high-frequency applications[J]. IEEE Transactions on Industry Applications, 2011, 48(4):1418–1431.
- [14] Yu J, Qian Q, Peng L, et al. A high frequency isolated resonant gate driver for SiC power MOSFET with asymmetrical on/off voltage[C]//2017 IEEE Applied Power Electronics Conference & Exposition, IEEE, 2017.
- [15] Fujita, Hideaki. A resonant gate-drive circuit with optically isolated control signal and power supply for fast-switching and high-voltage power semiconductor devices[J]. IEEE Transactions on Power Electronics, 2013, 28(11);5423-5430.
- [16] Chen R, Fang Z P. A high-performance resonant gate-drive circuit for MOSFETs and IGBTs[J]. IEEE Transactions on Power Electronics, 2014, 29(8):4366–4373.
- [17] Zhang J, Wu H, Zhao J, et al. A resonant gate driver for silicon carbide MOSFETs[J]. IEEE ACCESS, 2018, 6:78394–78401.
- [18] Okamoto M, Ishibashi T, Yamada H, et al. Resonant gate driver for a normally on GaN HEMT[J]. IEEE Journal of Emerging & Selected Topics in Power Electronics, 2016, 4(3):926-934.
- [19] Wang B, Tipirneni N, Riva M, et al. A resonant drive circuit for GaN power MOSHFET[C]// Industry Applications Conference, IEEE 2006
- [20] Wang B, Tipirneni N, Riva M, et al. An efficient high-frequency drive circuit for GaN Power HFETs[J]. IEEE Transactions on Industry Applications, 2009, 45(2):843-853.
- [21] Wang B, Riva M, Bakos J, et al. Integrated circuit implementation for a GaN HFET driver circuit[J]. IEEE Transactions on Industry Applications, 2010, 46(5): 2056–2067.

收稿日期:2020-03-09 修改稿日期:2020-03-20