一种高效率半桥LLC型的AC/DC变换器设计

田斌，孙泉辉

（武汉工程大学 电气信息学院，湖北 武汉 430205）

摘要：AC/DC开关电源是电力系统的主要动力来源，其发展趋势是：容量大、功率密度大、效率高、功率因数低、谐波含量低。但现有的数字电源仍存在着一些普遍问题：抗干扰能力差、结构功能简单、无法满足电厂和变电站等相关场所使用需求。设计了一种基于芯片控制的半桥开关电源，对其主电路进行了理论分析，并对EMI整流滤波电路、PFC功率因数校正电路、LLC半桥电路等电路进行了详细的设计。实验测试结果表明，该设计合理，具有大容量、高效率、高功率因数、低纹波等特点，能够充分满足目前的市场需求。

关键词：高效率；功率因数校正；半桥LLC；AC/DC变换器；低纹波

中图分类号：TM564 **文献标识码**：A **DOI**：10.19457/j.1001-2095.dqcd24843

Design of a High Efficiency Half Bridge LLC AC/DC Converter

TIAN Bin，SUN Quanhui

（*School of Electrical Information*，*Wuhan Institute of Technology*，*Wuhan* 430205，*Hubei*，*China*）

Abstract: AC/DC switching power supply is the main source of electrical system，its development trend is large capacity，high power density，high efficiency，low power factor and low harmonic content. However，there are still some common problems with existing digital power supplies，including poor anti-interference ability，simple structure and function，and inability to meet the needs of power plants and substations and other related places. A design of half-bridge switching power supply based on chip control was described，and its main circuit was theoretically analyzed，and the circuits such as electromagnetic interference（EMI）rectifier filter circuit，PFC power factor correction circuit，and LLC half-bridge circuit were designed in detail. The experimental test results show that it with reasonable design serves as large capacity，high efficiency，high power factor and low ripple，which can fully meet the current market demand.

Key words: high efficiency；power factor correction；half-bridge LLC；AC/DC converter；low ripple

电源是所有电子产品的核心部件，其性能的优劣将直接关系到产品的使用寿命，开关电源更是如此。随着现代电子产品的发展，不仅对直流供电的要求越来越高，同时也对电路的性能提出了更高的要求。在当前我国电力短缺问题日趋严重的情况下，如何有效地提高电力转换器的效率就显得十分重要。常规脉冲宽度调制（pulse width modulation，PWM）功率转换器是一种硬开关技术，它的漏源电压和电流波形在开关时会产生较大的开关损耗[1]。

为了提高开关电源的工作效率，国内外学者开展了大量的研究工作。文献[2]提出了在变换器中引入同步整流技术，使电源效率达到了88.3%。文献[3]提出了一种采用负载分段的方式实现电路软开关，使得电源效率达到了91.5%。文献[4]提出了对谐振参数进行优化，使得电源效率达到了92.5%。但是，以上的设计在AC/DC变换器中还存在着许多有待提高的地方。LLC谐振转换器是一种新型的软开关技术，它可以实现开关管的零电压开通（zero voltage switch，ZVS）和整流二极管的零电流关断（zero current switch，ZCS），从而有效地提高电源转换效率。

针对目前高效能切换电源的发展方向，本文提出了“电磁干扰（electromagnetic interference，EMI）滤波+有源功率因数校正+半桥LLC”三级电路结构，设计了一套具有高功率因数和高效率特

作者简介：田斌（1975—），男，博士，教授，主要研究方向为电力电子应用，Email：121494671@qq.com

通讯作者：孙泉辉（1998—），男，硕士研究生，主要研究方向为电力电子应用，Email：1225162611@qq.com

点的AC/DC变换器。样机测试结果表明,在全负载范围内的平均效率达到了94%以上,验证了方案的可行性和有效性。

1 结构与基本原理

开关变换器是开关电源的一个重要组成部分,其可以实现闭环自动控制,用于输出稳定的电压。首先,交流电流通过EMI滤波器,从而对电磁干扰进行有效的抑制,由整流桥滤波器将其转化成含有交流谐波分量的直流电压。然后,在反馈检测和PWM控制电路的作用下,通过开关变换器(功率开关管和高频变压器)将一部分谐波信号通过吸收电路进行消除,直流高电压会转换为高频率的脉冲电压。最后,通过输出端的整流滤波器把高频脉冲电压转换成较小电压纹波的稳态直流电压[5]。

本文的设计组成结构框图如图1所示,主要包括EMI整流滤波电路、功率变换主电路、控制电路及辅助电路。主电路由DC/DC变换电路、EMI防电磁干扰滤波器以及整流滤波电路3个部分组成[6]。控制电路是通过调节开关器件的占空比实现控制电压输出,实现闭环控制、信号处理以及电路保护。驱动电路是对芯片输出的PWM信号进行隔离和放大。辅助电路是给芯片提供一定的工作电压。反馈电路是采集和输出电压和电流信号[7]。

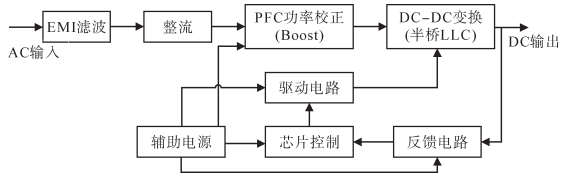

图1 开关电源总体设计框图

Fig.1 Overall design block diagram of switching power supply

2 电路设计与参数选择

开关电源设计指标如下:输入电压为交流220 V,输出电压为直流36 V/17 A,效率η≥93%,功率因数PF≥0.99,纹波及噪声≤80 mV,开关频率f_s=110 kHz,占空比小于46%。

2.1 EMI整流滤波电路

EMI滤波器一般置于前级保护电路与输入整流滤波器之间,以阻挡或减弱电力系统中的干扰信号,可以有效提高抗电磁干扰能力,实现系统电磁兼容性[8]。EMI整流滤波电路原理图如图2所示。

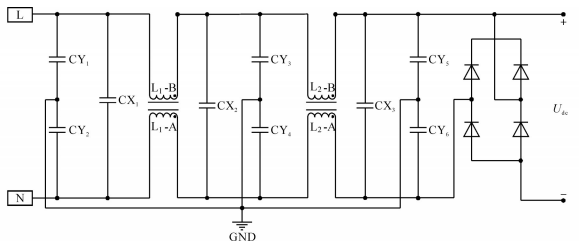

图2 EMI整流滤波电路原理图

Fig.2 Schematic diagram of emi rectification filter circuit

为了对共模信号进行有效的抑制,我们采用了双共模电感来设计整流滤波电路。L_1-A,L_1-B和L_2-A,L_2-B分别构成共模扼流圈,选取4 mH的共模电感。共模电流通过线圈时,干扰电流沿同一方向流动,从而在共模线圈内产生同向磁场,因其阻抗较大所以会造成较强阻尼,从而减弱共模电流。CY_1~CY_6是位于输入线与地线之间的Y电容。Y电容器分为4种,即Y_1,Y_2,Y_3和Y_4,EMI滤波器在设计时使用Y_1电容,为干扰电流提供回流通道,从而有效避免对电路造成的冲击和干扰。CX_1~CX_3是X电容器,通过并联的方式,可以有效地消除差模信号的干扰,保证了电子产品的电磁兼容性检测(electro magnetic compatibility,EMC)要求。

2.2 Boost型PFC电路

功率因数校正分为两种:无源功率因数校正(passive power factor correction,PPFC)和有源功率因数校正(active power factor correction,APFC),但在相同输出功率下APFC具有体积小、重量轻且总谐波失真(total harmonic distortion,THD)小的优势,故被广泛使用于开关电源[9]。Boost型拓扑结构具有开关管易驱动、输入电流纹波小等优势,易实现高功率因数、高功率密度、小型化,本文设计选用Boost型拓扑设计功率因数校正电路,拓扑结构如图3所示。

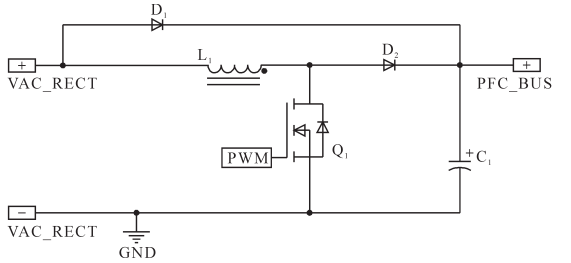

图3 Boost型有源功率因数校正电路拓扑结构图

Fig.3 Topological structure of Boost active power factor correction circuit

样机母线电压在400 V左右,为保留一定的裕量选取650 V的开关管IXYS 24N65X2,二极管

选用RHRP860。在设计中给电路并联了一个二极管D_1,为的是防止浪涌。供电系统浪涌的主要来源有雷电、电气设备启停和故障等。

2.3　DC/DC功率变换电路

随着国家发展战略绿色化节能化的提出,双向DC-DC变换器越来越受到大家的重视,可以进行功率双向传输。隔离DC-DC变换器与非隔离DC-DC变换器的最大区别在于它的输入和输出端是否存在一个高频变压器。高频变压器可以实现输入与输出间的电气隔离,还可以为变换器增加一个额外的控制自由度,即绕组的匝数比。在本文设计中,选用隔离式变换器拓扑,用以提高安全性。

2.3.1　半桥LLC电路

高频型DC-DC变换器有一种常用拓扑结构——LLC高频谐振变换器,如图4所示。

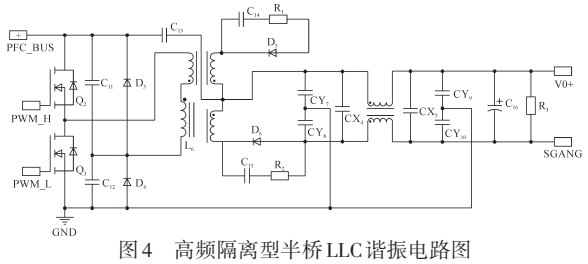

图4　高频隔离型半桥LLC谐振电路图

Fig.4　Resonance circuit diagram of high frequency isolated half bridge LLC

LLC谐振电路利用谐振电感、谐振电容、励磁电感三者形成谐振腔,并通过改变载波频率,控制占空比大小,从而控制输出增益。通过合适的谐振腔参数,可以使电路工作在感性状态,使得原边侧的全控管在驱动信号来之前,电压置为零,全控管零电压开通,即可以实现软开关;当谐振电感、谐振电容、励磁电感三者谐振时,全控管刚好处于死区时,副边侧可以实现零电流关断。对应于全桥隔离型DC-DC变换器,半桥DC-DC变换器有着器件少、体积小、原边侧绕线圈数少1/2的特点,但其一般使用在中低功率场合。由于本设计主机输出为600 W左右,综合实际效益,采用半桥LLC变换器为最优选择[10],开关管选用G20N500,二极管选用STPS20150CT。

2.3.2　拓扑设计

在前级电路可以维持输出稳定电压的情况下,后级半桥LLC拓扑设计可以针对固定的输入电压进行参数优化,系统运行时具有高转换效率的性能优势[11]。LLC谐振腔是近年来被广泛采用的一种软开关拓扑,其中包含两个谐振频率:一个是电感L_6和电容C_{13}发生谐振时产生的谐振频率f_r;另外一个是L_6加上励磁电感与电容C_{13}产生的谐振频率f_m。用L_r表示电感L_6,C_r表示电容C_{13},励磁电感为L_m,则有:

$$f_r = \frac{1}{2\pi\sqrt{L_r C_r}} \tag{1}$$

$$f_m = \frac{1}{2\pi\sqrt{(L_r + L_m)C_r}} \tag{2}$$

设变换器系统的开关频率为f_s,根据开关频率的不同,可将其频率工作区域分为如表1所示3个部分[12]。

表1　谐振频率和开关频率对应工作模式的关系

Tab.1　Relation between resonant frequency and switching frequency corresponding to operating mode

频率关系	工作模式
$f_s > f_r$	副边无法实现ZCS关断
$f_s < f_m$	原边无法实现ZVS开通
$f_m < f_s < f_r$	谐振腔工作状态介于感性和容性之间,原边开关管ZVS开通、副边整流二极管ZCS关断

由此可知,为满足变换器在应用场景下高效率运行的性能需求,应当使半桥LLC拓扑工作在$f_m < f_s < f_r$区间内。

2.3.3　参数确定

1)变压器匝比设计。在前级Boost拓扑的作用下,后级的输入能够始终保持稳定,因此可将半桥LLC拓扑按照在谐振工作点处运行的情况进行设计,此时,拓扑的直流增益为1,匝比n为

$$n = \frac{MV_i}{V_o} = \frac{V_i}{2V_o} \tag{3}$$

式中:M为比例系数;V_i为输入电压;V_o为输出电压。在实际制作过程中,变压器次级侧的漏感不能忽略,所以变压器实际匝比应根据所测得的变压器漏感来进行相应的调整。

2)开关频率和谐振频率设计。提高开关频率能使磁性元件的体积变小,但会增大电路损耗,使整体效率下降。综合考虑,确定开关频率f_s=110 kHz。但在前级Boost拓扑的作用下,半桥LLC拓扑的输入能始终保持在一个稳定的状态,这就意味着其直流增益也为固定值。因此在开关频率确定的基础上,f_r可设计为1.1倍的开关频率,即121 kHz。

3)电感系数比k和品质因数Q设计。通常情况下,品质因数Q一般取在0.3~0.8之间,在满足ZVS的情况下,Q值尽可能选择更大。谐振频率、k值不变的情况下,Q值越大,则L_r越大,相对应的

L_m越大,那么励磁电流就越小、谐振电流越小,功率器件的损耗则越小,电源效率越高。再者后级半桥LLC的输入电压及输出电压均为稳定值,理论上所提变换器在不同负载条件下都能以谐振频率工作,此时半桥LLC拓扑的效率还会受到开关管开通损耗和关断损耗的影响,上述损耗会与励磁电感L_m的大小有关。进一步分析,在L_m确定的条件下,k和Q乘积为定值,即

$$k \cdot Q = \frac{2\pi f_r L_m}{R_{eq}} \tag{4}$$

式中:R_{eq}为半桥LLC初级等效电阻。

在谐振电感不变的情况下,k值越大,励磁电流越小,开关管的导通损耗和关断损耗越小,电源效率越高。因此k可选择较大值,综合考虑,确定值为5。在k值确定且输入电压恒定的情况下,为使LLC能够实现全范围的ZVS,品质因数Q所能取得的最大值Q_{max}选取应满足以下约束条件[13]:

$$Q_{max} \leqslant \min\{Q_{zvs1}, Q_{zvs2}\} \tag{5}$$

其中

$$Q_{zvs1} = \frac{1}{kM_{max}}\sqrt{k + \frac{M_{max}^2}{M_{max}^2 - 1}} \tag{6}$$

$$Q_{zvs2} = \frac{2f_{n-max}t_d}{\pi[(1+k)f_{n-max} - 1]R_{eq}C_{eq}} \tag{7}$$

式中:Q_{zvs1}为变换器在最小输入电压对应最大电压增益M_{max}时得到品质因数;Q_{zvs2}为变换器在最大输入电压输出为空载状态、开关管在最高频率工作时得到的品质因数;t_d为死区时间;C_{eq}为半桥两MOS管中点处对地的等效电容;M_{max}为变换器的最大增益;f_{n-max}为变换器得最大归一化频率。在实际的设计过程中选取品质因数Q应保留一定裕量。

4)谐振元件参数设计。由式(4)可知,当电感系数比k和品质因数Q确定时可得励磁电感、谐振电感和谐振电容,如下式:

$$L_m = \frac{kQR_{eq}}{2\pi f_r} \tag{8}$$

$$L_r = L_m/k \tag{9}$$

$$C_r = \frac{1}{4\pi^2 f_r^2 L_r} \tag{10}$$

3　实验测试及分析

针对所提出的AC-DC变换器拓扑,设计了一台额定功率为612 W的实验样机,如图5所示,其主要参数为:变压器匝比n=6;谐振频率f_r=110.674 kHz,f_m=45.182 kHz;最大增益M_{max}=1.034,最小增益M_{min}=0.983;谐振电容C_r=94 μF,谐振电感L_r=22 μH,励磁电感L_m=110 μH;死区时间t_d=0.29 μs;最大占空比D_{max}=46.8%。

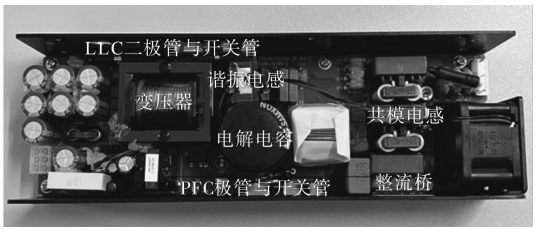

图5　实验样机图

Fig.5　Experimental prototype

图6显示了半桥LLC谐振拓扑的谐振腔电流波形。可以看出,电流波形表现出轻微震荡,是因为在谐振过程中有励磁电感L_m的参与,还有部分原因是电路中存在元件寄生电容的干扰,它们与L_r和L_m产生谐振使得电流波形产生了一定的震荡。当负载增大时,开关管的工作频率会降低,LLC逐渐偏离谐振点,但其工作频率仍在区间内。

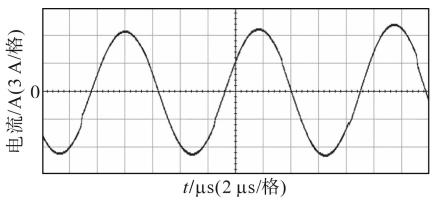

图6　满载时谐振腔电流波形图

Fig.6　Resonant cavity current waveform under full load

图7、图8分别为后级半桥LLC拓扑在半载和满载的条件下所测开关管V_{GS}和V_{DS}电压波形。

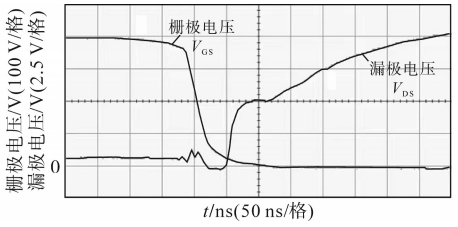

图7　半载时软开波形图

Fig.7　Waveforms chart of soft open at half load

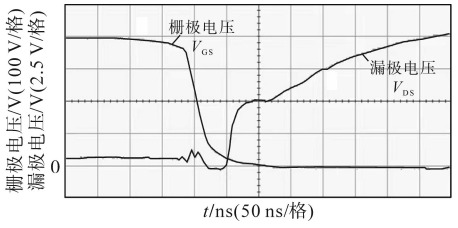

图8　满载时软开波形图

Fig.8　Waveforms diagram of soft open under full load

从图中可知,当输出分别位于半载和满载两种情况时,后级拓扑开关管实现了ZVS条件,这

可以最大程度地降低开关损耗。同时,谐振过程限制了开关过程中电压和电流的变化率,从而使得开关噪声显著减少,进而保证了变换器在不同负载条件下都可以高效率运行。

图9是本文设计的样机从半载切换至满载运行时的输出电压和电流波形。可以看出,变换器在负载突变时依然能够保持稳定的运行状态,变载前、后输出电压峰峰值最大为0.4 V,纹波率不超过5%,具有较好的自均衡效果。

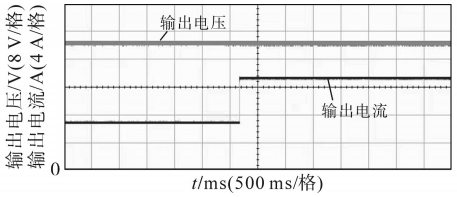

图9　半载切满载时电压电流波形图

Fig.9　Voltage and current waveforms during half load switching to full load

在输入电压为220 V、满载运行1 h后测试实验样机纹波仅为57.6 mV,比预计设定值低25%。纹波在电路设计过程中要尽可能降低,不然会对系统造成伤害。例如,在电网系统中因发生谐振而造成过电流或过电压而引发事故,还会对通信系统造成一定的干扰甚至损坏通信设备等。

样机在176~264 V范围内所测得的功率因数数据如表2所示。

表2　功率因数测试结果

Tab.2　Power factor test results

输入电压/V	输入频率/Hz	带载条件/A	功率因数 *PF*
176	63	17	0.997
		8.5	0.990
220	50	17	0.995
		8.5	0.984
264	47	17	0.990
		8.5	0.972

图10是实验样机在220 V交流输入、不同负载下的效率测试情况。可知在不同负载条件下,样机平均效率超过94%,且满载效率可达94.16%。

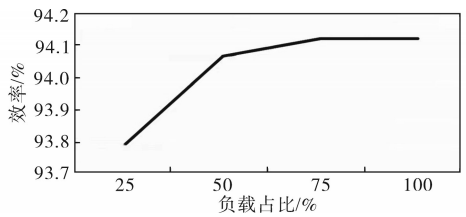

图10　样机效率曲线图

Fig.10　Prototype efficiency curve

4　结论

实验结果表明,本文所设计的开关电源,在额定电压输入为220 V时,输出电压稳定。半桥LLC电路采用开关管驱动,电路设计简单,有着成本较低、输出电压纹波小、抗干扰性能好、动态响应快等优点。满载时测得其效率为94.16%,功率因数为0.995,纹波为57.6 mV,满足了高效率、高功率因数、低纹波的设计要求。同时输入电流波形为标准正弦波,能够紧密跟随电压波形,电流谐波分量低,几乎不产生谐波污染,输出各项参数均满足设计要求,该开关电源有比较好的应用前景。

参考文献

[1] 李丹,张代润,杨林. 基于软开关技术的单开关LED驱动电路研究[J]. 电气技术,2017,18(12):58-61,66.
LI Dan,ZHANG Dairun,YANG Lin. Study on LED driving circuit with single switch based on soft-switch technique[J]. Electrical Engineering,2017,18(12):58-61,66.

[2] 宋英杰,余岱玲,刘赟,等. 双管准谐振同步整流反激变换器的研究[J]. 电工技术,2018(18):140-141,159.
SONG Yingjie,YU Dailing,LIU Yun,et al. Research on two-transistor flyback converter with quasi-resonant and synchronous rectification[J]. Electric Engineering,2018(18):140-141,159.

[3] 寇宝泉,张海林,张赫,等. 改进型零电压转换PWM软开关功率变换器的实现机理分析[J]. 电工技术学报,2017,32(14):116-126.
KOU Baoquan,ZHANG Hailin,ZHANG He,et al. The Analysis of a novel zero-voltage-transition PWM soft-switching power converter[J]. Transactions of China Electrotechnical Society,2017,32(14):116-126.

[4] 杨玉岗,孙彬彬,闫孝姮. 考虑寄生电容的半桥LLC谐振变换器参数优化设计[J]. 电源学报,2019,17(2):57-62.
YANG Yugang,SUN Binbin,YAN Xiaoheng. Optimal design of half-bridge LLC resonant converter considering parasitic capacitance[J]. Journal of Power Supply,2019,17(2):57-62.

[5] 朱彩莲,熊丽萍,魏海红. 基于UC3842反激式AC-DC开关电源设计[J]. 电子设计工程,2017,25(24):148-151,156.
ZHU Cailian,XIONG Liping,WEI Haihong. Design of flyback type AC-DC switching power supply based on UC3842[J]. Electronic Design Engineering,2017,25(24):148-151,156.

[6] 孙佳威,张丽萍,林苏斌. PFC+半桥LLC电路传导共模EMI特性分析与抑制[J]. 福州大学学报(自然科学版),2022,50(6):789-796.
SUN Jiawei,ZHANG Liping,LIN Subin. Analysis and suppression of conducted common mode EMI characteristics of PFC+half-bridge LLC circuit[J]. Journal of Fuzhou University(Natu-