

# 组网式多通道数据采集系统设计

于志强, 陆桂军, 于洪泽, 韩松, 白洪海

(天津电气电气科学研究院有限公司, 天津 300180)

**摘要:**针对冶金行业数据采集设备在恶劣工况下对多种过程信号进行数据采集的需求,设计了一种基于进阶精简指令集处理器(ARM)和现场可编程门阵列(FPGA)的组网式多通道数据采集系统。该系统实现了单个采集模块8路模拟量、8路数字量同步隔离采集、缓存、上传,并可通过高速光纤实现至多10个采集模块并联,具有体积小、成本低、抗干扰能力强等特点。实验结果表明,该数据采集系统精度高、可靠性高,各项指标满足工业现场应用需求。

**关键词:**数据采集;多通道;组网;采集模块

**中图分类号:**TP23 **文献标识码:**A **DOI:**10.19457/j.1001-2095.dqcd21957

## Design of Networking Multi-channel Data Acquisition System

YU Zhiqiang, LU Guijun, YU Hongze, HAN Song, BAI Honghai

(Tianjin Research Institute of Electric Science Co., Ltd., Tianjin 300180, China)

**Abstract:** In order to meet the requirement of data acquisition for various signals under severe operation conditions in metallurgical industry, a networking multi-channel data acquisition system based on advanced RISC machine(ARM) & field-programmable gate array(FPGA) was designed. The acquisition module in this system can realize synchronous isolated acquisition of 8 channels analog data and 8 channels digital data, then cache and upload the data. 10 acquisition modules can be connected in parallel by using the high-speed optical fiber. Data acquisition system has the characteristics of small volume, low cost, strong anti-interference. The experimental result shows that the data acquisition system has high precision and high reliability, and all technical indicators meet the requirements of industrial application.

**Key words:** data acquisition; multi-channel; networking; acquisition module

在冶金行业,电控设备在调试、运行过程中,需要对设备中多种过程信号进行实时监测,以获取设备的运行状态,分析故障信息。工业设备的现场应用环境通常十分恶劣,存在复杂的磁场、电场等干扰因素,为保证数据采集的准确性,要求数据采集装置有较强的抗干扰能力,此外,多路模拟量、数字量信号需要同步采集<sup>[1]</sup>。

目前,常用的数据采集方式多为工控机配合数据采集卡,数据采集卡种类较多,能够采集不同频率、不同电压等级的信号,采集速度快、可靠性比较高,但采样设备成本较高、体积较大,不便于工业现场安装布线。通常情况下,采集设备与被测信号距离较远,信号采样的走线较长,采样

信号易受干扰,引入较大噪声信号,导致采集信号失真<sup>[2-4]</sup>。

为了解决上述问题,本文设计了一种基于“ARM+FPGA”的多通道数据采集系统,该系统能够同步采集多路数字量、模拟量信号,采集模块有组网功能,体积小、成本低、抗干扰能力强。

## 1 数据采集系统

### 1.1 系统工作原理

数据采集系统结构如图1所示,系统内包含至多10个采集模块,每个模块实现8路模拟信号和8路数字信号采集。多个数据采集模块间通过高速光纤通讯连接,上位机与采集模块1通过网

**基金项目:**天津电气科学研究院有限公司科研开发创新基金(YF2017ZL003)

**作者简介:**于志强(1990—),男,硕士,工程师,Email: yzq-90@foxmail.com

络连接。

采集模块是采集系统的核心,其结构如图2所示,采集模块包括:模拟量采集回路、数字量采集回路、主控回路、通讯回路、指示灯等。其中,模拟量采集回路实现模拟量输入接口保护,信号调理、滤波,模数转换(A/D),隔离;数字量采集回路实现数字量信号滤波输入、隔离;主控回路基于“ARM+FPGA”,实现A/D数据采集驱动、数据接收缓存、通讯回路驱动、指示灯控制等;通讯回路实现数据上传以及多个采集模块间的高速通讯;指示灯指示模块运行、错误状态。

系统工作过程中,由拨码开关设置各个采集模块的地址,各模块完成数据采集后,经由高速光纤通讯将数据传输到采集模块1,统一上传至上位机,进行实时显示、储存。

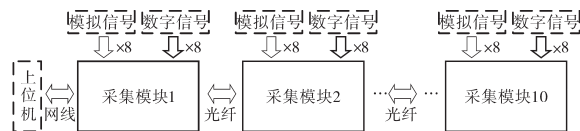


图1 数据采集系统结构

Fig.1 Structure of data acquisition system

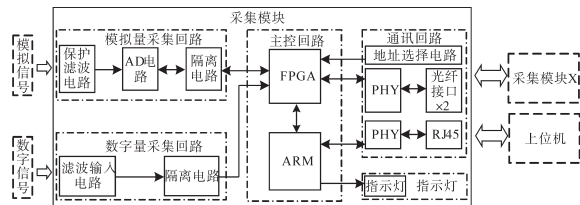


图2 采集模块结构

Fig.2 Structure of data acquisition module

## 1.2 采集模块的主要指标

针对冶金行业的需求,采集模块实现的主要技术指标如下:

模拟量输入:8路,彼此隔离,对外隔离,输入电压 $-10\sim+10\text{ V}$ ,输入电流 $0\sim+20\text{ mA}$ ,信号带宽 $1.6\text{ MHz}$ ;

数字量输入:8路,彼此隔离,对外隔离,24 V数字信号,频率上限 $10\text{ kHz}$ ;

电源:DC $18\sim 28\text{ V}$ , $2\text{ A max}$ ;

模数转换器:采样频率 $1\text{ MSPS}$ ,分辨率 $14\text{ bits}$ ;

通讯接口: $100\text{ Mbps}$  光纤;

上位机通讯接口:RJ45;

工作环境温度: $-20\sim 80\text{ }^{\circ}\text{C}$ 。

## 2 硬件设计

### 2.1 电源

为了增强数据采集系统的抗干扰能力,对模

块电源进行了隔离设计,如图3所示。数据采集模块输入电源为DC $24\text{ V}$ , $1.5\text{ A}$ 。模块中包含8路模拟量采集通道,通道间彼此独立,且对外隔离,使用8路隔离DC/DC电源,产生 $\pm 12\text{ V}$ , $+5\text{ V}$ 电源为每个采样通道供电; $24\text{ V}$ 输入电源经过DC/DC电源芯片生成 $5\text{ V}$ , $3.3\text{ V}$ , $2.5\text{ V}$ , $1.2\text{ V}$ 电源为数字量采样回路隔离侧、主控回路、通讯回路、指示灯供电。

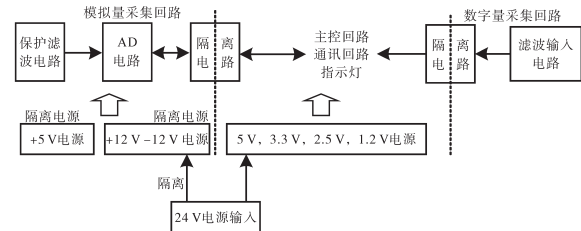


图3 电源设计

Fig.3 Design of power supply

### 2.2 信号调理滤波电路

为了提高模拟量数据输入的稳定性,增强数据输入接口的抗干扰能力,采集模块设计了一个信号调理滤波电路,如图4所示。模拟量信号可以差分或者单端输入,低通滤波电路用于对信号进行共模、差模滤波,用以消除高频噪声影响,低通滤波电路截止频率 $1.6\text{ MHz}$ ,利用瞬态二极管对输入电路进行保护。运放N1构成跟随器,使得信号输入端具有高输入阻抗的特性<sup>[5-6]</sup>。通过对电阻R7,R8的选焊,实现对电压量或者电流量信号采集的切换。

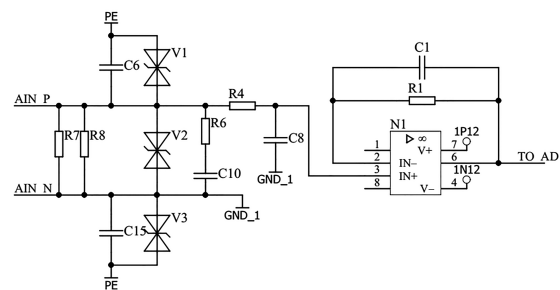


图4 信号调理滤波电路

Fig.4 Circuit of signal adjusting

### 2.3 模拟量采集电路

模块有8路模拟量通道,各通道采样电路为独立电路,如图5所示。设计中采用8片高精度、单电源供电、可变输入范围的SAR型(逐次逼近式)A/D采样芯片实现模拟量采样,该芯片分辨率 $14\text{ bit}$ 、最大模拟量输入范围 $-12.288\sim+12.288\text{ V}$ ,且内置低温漂、高精度参考电源,对经过滤波后的模拟量信号进行模数转换,转换成数字信号,经

过SPI接口传输到主控系统FPGA。用电容隔离芯片对SPI接口进行数据隔离,隔离电压2 500 V,比传统光隔离的方式体积小、功耗低、传输速度快。

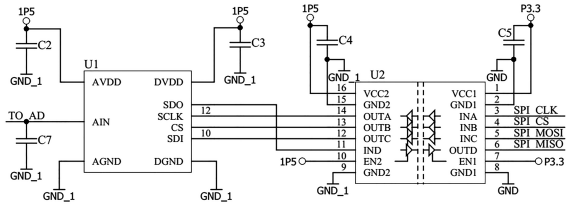


图5 模拟量采样电路

Fig.5 Circuit of analog data acquisition

### 2.4 数字量采集电路

模块有8路数字量通道,电路如图6所示,数字信号两端分别接入DIN+,DIN-,信号输入不区分正负,经过一阶差模、共模滤波后,接入光耦输入端,信号隔离后,经过反相器整形,输出到主控单元FPGA。数字信号高电平24 V,低电平0 V,跳变阈值12 V左右。

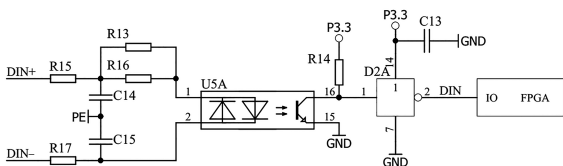


图6 数字量采样电路

Fig.6 Circuit of digital data acquisition

### 2.5 主控回路

主控电路由ARM和FPGA组成,其中ARM芯片选择意法半导体公司的STM32F407,该芯片基于Cortex-M4内核,主频最高可达168 MHz。模块中主要使用芯片的RMII接口、FSMC接口、串口等,主要功能是通过FSMC接口接收FPGA发送过来的数据,并通过RMII接口经过PHY芯片传输到上位机。

FPGA芯片选择ALTERA公司的EP4CE22,内部含有22K逻辑单元、594 kbit RAM,该芯片通过并口与ARM通讯,通过SPI接口驱动A/D芯片,使用RMII方向驱动双网口PHY芯片,IO口接收数字采集电路传来的数字量数据。

### 2.6 通讯回路

通讯回路包括上位机通讯回路和高速并联通讯回路。

上位机通讯回路中,使用网口PHY芯片DP83848,该芯片与主控电路ARM通过RMII接口相连,经RJ45接口与上位机通讯,通讯速率

100 Mbps,将采集的模拟量和数字量数据实时上传到上位机,进行存储、显示、分析。

高速并联通讯回路包括地址选择电路、网口PHY芯片、2光纤接口电路。其中,地址选择电路如图7所示,通过U14拨码开关,设置采集模块的编号,0表示主模块,1~9表示从模块,编号信息传递给FPGA。FPGA通过RMII接口连接到双路网口PHY芯片DP83849,通过100 Mbps光纤接口输出,使用POF光纤组网,实现多模块并联。模块并联组网示意图如图8所示。

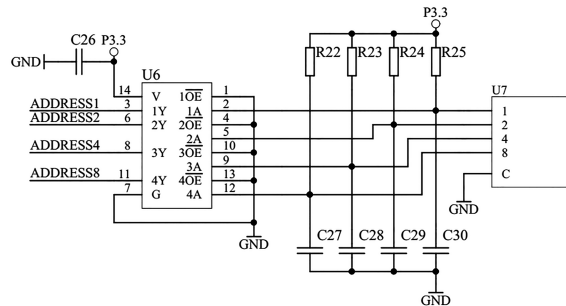


图7 地址选择电路

Fig.7 Circuit of address selection

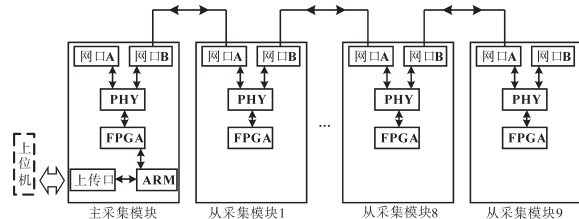


图8 并联通讯示意图

Fig.8 Diagram of parallel communication

## 3 软件

### 3.1 数据采集

通过FPGA实现模拟量和数字量信号采集。FPGA上电初始化过程中,FPGA对A/D芯片进行初始化配置。A/D芯片共包含9个寄存器,主要对DEVICE\_ID\_REG,SDI\_CTL\_REG,SDO\_CTL\_REG,DATAOUT\_CTL\_REG,RANGE\_SEL\_REG等寄存器进行配置,设置每个A/D芯片的ID、数据传输方式、数据格式、A/D采样范围、是否使用内部参考电压等。

数字量采集时,每一路数字量作为一个位进行采集、缓存,将8路数字量打包成一个字节。

### 3.2 数据传输

采集系统数据传输使用“FPGA+ARM”组合通讯方式,主模块数据传输流程如图9所示。整个系统对实时性有较高要求,最小通讯周期为

100  $\mu\text{s}$ ,在一个周期内FPGA完成对8路模拟量、8路数字量数据采集,并接收从模块传输过来的数据,数据打包后,传输给ARM。ARM对数据进行运算后,经由网口传输到上位机。

上位机软件设置数据显示的格式,动态显示范围后,对数据波形进行实时显示,可根据不同需求,显示多路采集通道数据,以进行数据对比,同时对数据进行打包存储。

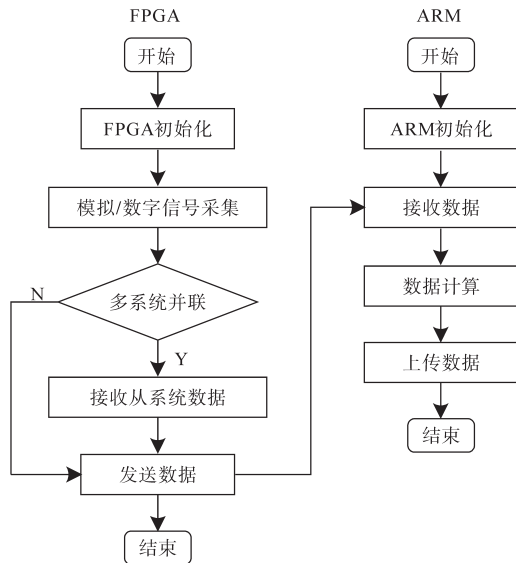


图9 数据传输流程图

Fig.9 The flow chart of data transmission

#### 4 实验结果分析

使用高精度电源分析仪(精度小数点后4位)进行模拟量采样精度测试,将转换结果(A/D转换结果为5次测量结果的均值)与输入电压进行比较,测量误差为 $\mu\text{V}$ 级别,输入电压在 $-10\sim+10\text{V}$ 时,测量误差一般小于 $3\text{mV}$ ,满足数据采集系统的高精度测量要求(动态范围达到3个量级),表1为采集系统模拟量测量的误差结果。此外,使用函数信号发生器产生方波,进行数字量采集,测试结果表明8路数字量采集无误码现象,输入频率范围 $0\sim 12\text{kHz}$ ,满足系统设计的要求。系统并联测试采用1主9从10台采集模块并联测试,测试结果表明,高速通讯并联回路能够实现80通道模拟量和80通道数字量数据,以 $0.1\text{ms}$ 的采样周期采

集并实时上传到上位机,满足系统组网设计要求。

表1 模拟量数据采集

Tab1 Analog data acquisition

输入电压/V	转换结果/V	误差绝对值/mV
-10.002	-10.003 5	1.5
-8.003	-8.003 25	0.25
-6.002	-6.002 25	0.25
-4.001	-4.001 25	0.25
-2.001	-1.999 5	-1.5
0.001	0.000	1
2.001	1.997 625	2.375
4.001	3.999	2
6.002	6.000	2
8.003	8.002 125	0.875
10.002	10.003 125	-1.125

#### 5 结论

本文介绍了面向冶金行业的组网式多通道数据采集系统,详细介绍了其“ARM+FPGA”核心控制架构、基于高速光纤的组网通讯及各硬件电路和软件工作流程。实验测试表明,该系统数据采集精度高、可靠性高。系统已用于多个工业现场,应用结果表明,该系统各项指标满足工业现场应用需求。

#### 参考文献

- [1] 郭永新,刘艳昉,曲晓伟,等. PDA数据采集系统研究与应用[J]. 电气传动,2018,48(2):65-67.
- [2] 陈建勋,吴少杰,刘忠伟,等. 基于PCI数据采集卡的钣金冲裁过程自动监测系统[J]. 自动化技术与应用,2020,39(3):126-130.
- [3] 刘三平,龚伟. 现场数据采集技术与智能制造系统的应用研究[J]. 数字通信世界,2019(11):182-183.
- [4] 威尔江,彭道刚,关欣蕾,等. 智能配电自动化远方终端数据采集系统设计[J]. 电气传动,2018,48(7):60-65.
- [5] 李文琛,邢建丽,赵辉,等. 基于ADS5463高速数据采集系统的设计与应用[J]. 空间电子技术,2019,16(3):39-43.
- [6] 郑军奇. EMC电磁兼容设计与测试案例分析[M]. 北京:电子工业出版社,2010.

收稿日期:2020-05-25

修改稿日期:2020-06-09