

谐振与负载电流全解耦的零电压转换 Buck 电路

张皓, 郜银槐, 陈天牧, 续明进, 仇皓楠

(北京印刷学院 机电工程学院, 北京 102600)

摘要:针对 Buck 电路在高频状态下存在的开关损耗和高次谐波问题, 提出了一种新型的 Buck 软开关拓扑结构。它在传统 Buck 电路的基础上添加辅助开关和串联谐振回路, 利用辅助开关控制串联谐振回路实现主开关和辅助开关的零电压导通和关断, 并在软开关过程中将谐振电流和负载电流完全解耦, 减小了电路储能, 降低了对谐振电感与电容的容量要求, 使开关管的零电压导通更易实现。分析了新型 Buck 电路的工作原理, 并根据谐振电感、电容与开关管通断时刻之间的关系计算出软开关电路的实现条件参数值, 实验结果证明了该新型电路的有效性。

关键词: Buck 电路; 辅助开关; 串联谐振; 软开关; 解耦

中图分类号: TM46 **文献标识码:** A **DOI:** 10.19457/j.1001-2095.dqed19480

Zero-voltage Conversion Buck Circuit with Fully Decoupling Resonance and Load Current

ZHANG Hao, QUE Yinhuai, CHEN Tianmu, XU Mingjin, QIU Haonan

(School of Mechanical and Electrical Engineering, Beijing Institute of Graphic Communication, Beijing 102600, China)

Abstract: A new type of Buck soft-switching circuit was designed to solve the problems of switching loss and high-order harmonics when Buck circuit running at high frequency. The auxiliary switch and series resonant circuit were added on the basis of the traditional Buck circuit. The auxiliary switch was used to control the zero voltage switching of the main and auxiliary switches. In the soft switching process, the resonant current and the load current were completely decoupled, and the storage energy of the resonant circuit was reduced. The capacity requirement of resonant inductor and capacitor was reduced, and the zero voltage switching of the main switch was made easier. The principle of the new Buck circuit was analyzed. The realization condition parameters of the soft switching circuit were calculated according to the relationship between the resonant inductance, capacitance and the switching time of the switch device. The effectiveness of the new circuit was validated with experiment results.

Key words: Buck circuit; auxiliary switch; series resonant; soft-switching; decoupling

Buck 电路结构简单、控制方便, 被广泛地应用于各类电源中。但随着电力电子器件开关的高频化^[1-2], 传统 Buck 电路开关损耗严重的缺陷也日趋显现, 并在较大程度上制约了其在高频电源中的应用。软开关技术^[3]对提高开关频率、减小开关损耗及谐波干扰效果显著^[4-6], 如果将它引入 Buck 电路中, 其高频开关损耗问题便可迎刃而解。因此, 许多专家学者对此展开研究, 提出了

大量的软开关 Buck 电路^[7-15]。

文献[16]提出了一种将 Buck 电路中的储能电感兼作谐振电感的零电压开关电路, 它的谐振电流即为负载电流, 利用负载电流的反向使主开关管零电压导通。此电路中, 其储能电感受限于负载电流取值较小, 导致输出电压纹波增大, 而抑制输出电压纹波需要较大的滤波电容, 硬件成本也随之增加。文献[17]提出了一种改进型 Buck

基金项目:北京市教委科技创新服务能力建设项目(04190118002);

北京高等学校高水平人才交叉培养“实培计划”项目(03150118005);

绿色印刷出版技术协同创新中心(04190117029)

作者简介:张皓(1968—), 男, 硕士, 副教授, Email: howzh@bigc.edu.cn

电路,将谐振回路并联在辅助开关两端使谐振电流和负载电流分离,从而达到降低输出电压纹波幅值的目的。尽管如此,主开关并联电容放电的过程中谐振回路仍然需要向负载提供电流,谐振电流与负载电流部分耦合,而耦合会增加谐振回路的储能,因此谐振回路中需要较大的电容及电感,电路体积增大,硬件成本增加。

Buck 电路中添加谐振回路^[18-19],目的在于利用谐振电流反向促使主开关管的并联电容放电。因并联电容容值普遍较小,当谐振电感电流与负载电流完全解耦时,较小的反向谐振电流即能促使电容快速放电完毕,进而减小谐振电路为实现软开关储存的能量,降低对谐振电感电容的容量要求。上述两种电路的最大不足之处在于无法实现解耦谐振电流与负载电流,故谐振电流较大。两种电流解耦的关键在于需要构建2个独立的电感电流回路,即谐振回路为主、辅开关的并联电容提供充放电电流,滤波电感回路为负载提供电流。综上所述,本文提出了一种谐振与负载电流全解耦的串联电感式零电压开关Buck电路。

1 Buck 电路的工作原理

本文提出了一种利用辅助开关控制谐振回路使主、辅开关实现软开关的新型Buck电路,其拓扑结构如图1所示。

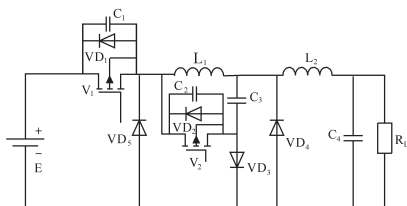


图1 新型Buck软开关拓扑结构

Fig.1 The topology of the new Buck soft switching

图1中,E为电源; V_1, V_2 分别为主、辅助开关, L_1 与 C_3 构成谐振电路。 C_1, C_2 与 VD_1, VD_2 分别为 V_1, V_2 的并联电容和反并联二极管; VD_3 为 C_3 的串联二极管; VD_4, VD_5 为续流二极管; R_L 为负载; L_2, C_4 用于输出滤波。下面将此电路1个完整的工作周期分为 $t_0 \sim t_8$ 的9个动态阶段详述电路的工作原理,各动态阶段的划分如图2所示。

t_0 时刻, V_1 导通,如图2a所示。此阶段内, L_1 上的电流 i_{L1} 为逆时针方向且线性减小,电感电流 i_{L2} 和 i_{L1} 均经 VD_4 续流。此外, L_2 还为负载 R_L 提

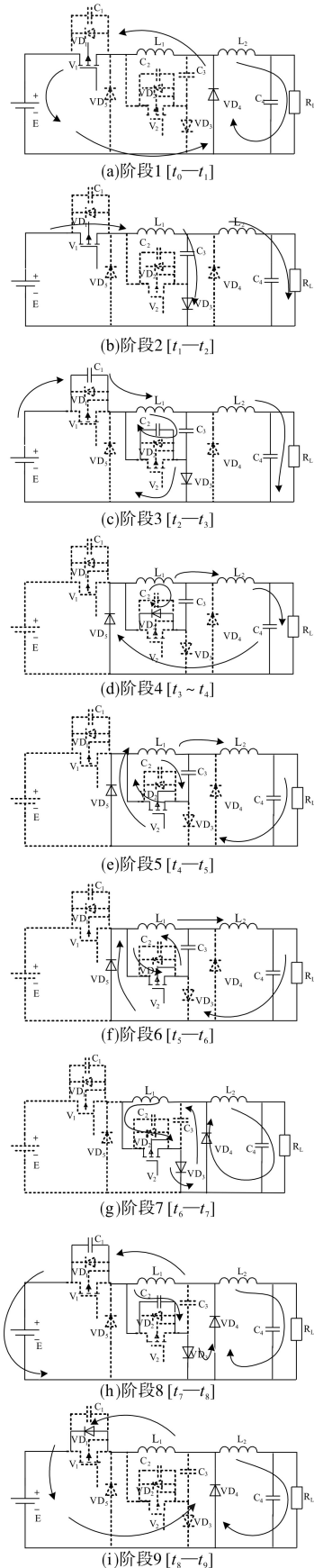


图2 新型Buck电路各阶段动态工作图

Fig.2 The dynamic working diagrams of the new Buck circuit at each stage

供能量,假设电感量足够大,电流几乎没有波动。设定电流逆时针方向为负,则 i_{L1} 满足以下关系:

$$-L_1 \frac{di_{L1}}{dt} = E \quad (1)$$

t_1 时刻,如图2b所示。 L_1 上的电流 i_{L1} 即为电源电流,从零开始正向增大,为 L_1 和 C_3 充电储能,并为 R_L 提供能量。根据基尔霍夫电压定律(kirchhoff's voltage law, KVL)和基尔霍夫电流定律(kirchhoff's current law, KCL)^[20]可得出以下方程:

$$L_1 \frac{di_{L1}}{dt} + U_{C3} = E \quad (2)$$

$$C_3 \frac{dU_{C3}}{dt} + i_{L2} = i_{L1} \quad (3)$$

式中: U_{C3} 为电容 C_3 的端电压; i_{L1} , i_{L2} 分别为流过电感 L_1 , L_2 上的电流。

t_1 时刻, $i_{L1} = 0$, $U_{C3} = 0$, L_1 , C_3 的电压电流满足式(2)和式(3),则可求解得到 t_1 — t_2 阶段内 i_{C3} 和 U_{C3} 的大小为

$$U_{C3} = -E \cos \frac{t}{\sqrt{L_1 C_3}} + E \quad (4)$$

$$i_{C3} = \sqrt{\frac{C_3}{L_1}} E \sin \frac{t}{\sqrt{L_1 C_3}} \quad t \in (t_1, t_2) \quad (5)$$

式中: i_{C3} 为流过电容 C_3 的电流。

t_2 时刻, V_1 关断,如图2c所示。 i_{L1} 达到最大值,电源电流逐渐减小, C_1 开始充电, C_2 通过 L_1 , C_3 和 C_2 构成的回路放电,三者满足:

$$L_1 \frac{di_{L1}}{dt} + U_{C2} + U_{C3} = 0 \quad (6)$$

式中: U_{C2} 为电容 C_2 的端电压。

若主、辅开关的并联电容 C_1 和 C_2 大小相等,则其充、放电时间相等且充、放电电流大小相同。此时, i_{L1} 满足:

$$i_{L1} = i_{C2} + i_{C1} \quad (7)$$

式中: i_{C1} 为 C_1 的充电电流; i_{C2} 为 C_2 的放电电流。

由此可知, t_2 时刻 $i_{C1} = \frac{1}{2} i_{L1}$,根据 $i = C \frac{dU}{dt}$ 可求出 C_1 的充电时间:

$$t_3 - t_2 = 2C_1 \frac{E}{\sqrt{\frac{C_3}{L_1}} E \sin \frac{t}{\sqrt{L_1 C_3}} + i_{L2}} \quad (8)$$

t_3 时刻, C_1 和 C_2 均已充放电结束,如图2d所示。此时, C_1 , C_2 的端电压分别为 E 和 0 , VD_2 导通, L_1 和 C_3 构成谐振回路继续谐振, i_{L1} 持续减小,

C_3 的端电压继续增加, L_2 为负载提供能量,其电流 i_{L2} 经 VD_3 续流。

t_4 时刻, V_2 零电压导通,如图2e所示。由于MOS管的导通压降较低, L_1 和 C_3 的谐振电流流过 V_2 ,而其它各元件工作状态与 t_3 — t_4 阶段相同。

由于 C_1 , C_2 的充放电时间极短,为了计算方便,忽略不计,则 t_2 — t_3 时段内 L_1 , C_3 满足:

$$L_1 \frac{di_{L1}}{dt} + U_{C3} = 0 \quad (9)$$

$$C_3 \frac{dU_{C3}}{dt} + i_{L2} = i_{L1} \quad (10)$$

利用式(9)和式(10)在 t_2 时刻的条件 $i_{C3} = \sqrt{\frac{C_3}{L_1}} E \sin \frac{\Delta t}{\sqrt{L_1 C_3}}$, $U_{C3} = E - E \cos \frac{\Delta t}{\sqrt{L_1 C_3}}$ ($\Delta t = t_2 - t_1$),可求解得到:

$$U_{C3} = (E - E \cos \frac{\Delta t}{\sqrt{L_1 C_3}}) \cos \frac{t}{\sqrt{L_1 C_3}} + \frac{E \sin \frac{\Delta t}{\sqrt{L_1 C_3}} \sin \frac{t}{\sqrt{L_1 C_3}}}{\sqrt{L_1 C_3}} \quad (11)$$

$$i_{C3} = -\sqrt{\frac{C_3}{L_1}} (E - E \cos \frac{\Delta t}{\sqrt{L_1 C_3}}) \cos \frac{t}{\sqrt{L_1 C_3}} + \sqrt{\frac{C_3}{L_1}} E \sin \frac{\Delta t}{\sqrt{L_1 C_3}} \quad t \in (t_2, t_3) \quad (12)$$

t_5 时刻,如图2f所示。 i_{L1} 减小至零, U_{C3} 达到最大值 U_{max} ,谐振回路中电容 C_3 开始放电, i_{L1} 反向增大。 C_3 放电过程中, C_3 与 L_1 , L_2 的关系分别满足:

$$i_{L2} - C_3 \frac{dU_{C3}}{dt} = i_{L1} \quad (13)$$

$$-L_1 \frac{di_{L1}}{dt} + U_{C3} = 0 \quad (14)$$

根据 t_5 的初始条件可解出:

$$U_{C3} = U_{max} \cos \frac{t}{\sqrt{L_1 C_3}} \quad (15)$$

$$i_{C3} = -\sqrt{\frac{C_3}{L_1}} U_{max} \sin \frac{t}{\sqrt{L_1 C_3}} \quad t \in (t_5, t_6) \quad (16)$$

t_6 时刻,如图2g所示。 C_3 两端的电压减小至零, L_1 的电流 i_{L1} 流过 VD_3 和 VD_4 构成的回路, L_2 为负载提供能量,其电流 i_{L2} 通过 VD_4 实现续流。

t_7 时刻, V_2 关断,如图2h所示。此时 C_3 端电压仍为零, L_1 上的电流 i_{L1} 分成两部分,一部分流向 C_1 ,为 C_1 提供放电电流;另一部分流向 C_2 ,为 C_2 提供充电电流。 L_2 的电流 i_{L2} 仍通过 VD_4 续流。

t_8 时刻,如图2i所示。 C_2, C_1 充放电结束, i_{L1} 通过 V_1 的反向并联二极管续流, C_1 的电压为零,将 V_1 钳位在零电压状态。至此, Buck电路的1个工作周期完成。对应的工作波形图如图3所示。

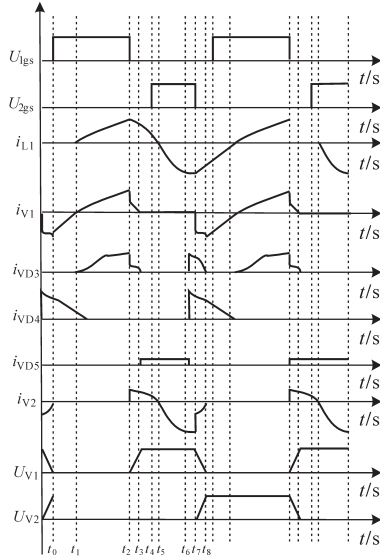


图3 新型Buck电路各阶段动态工作波形图
Fig. 3 The dynamic working waveforms diagrams of the new Buck circuit at each stage

2 电路特性分析

2.1 软开关实现的条件

由上述电路工作原理分析可知, V_2 实现软开关的条件为 L_1 的电流 i_{L1} 从 t_2 时刻减小至零的时间大于 C_2 的放电时间。从式(5)可得 i_{C3} 的最大值等于 $\sqrt{\frac{C_3}{L_1}} E$,由此可知 i_{L1} 减小至零所需时间为

$\frac{\pi}{2} \sqrt{L_1 C_3}$ 。为简化计算,忽略 L_2 上电流的影响,结合式(8)可知 C_2 的充电时间为 $2C_2 \sqrt{\frac{L_1}{C_3}}$,且满足:

$$\frac{\pi}{2} \sqrt{L_1 C_3} > 2C_2 \sqrt{\frac{L_1}{C_3}} \quad (17)$$

化简后可得:

$$C_3 > \frac{4}{\pi} C_2 \quad (18)$$

Buck电路中实现 V_1 软开关的条件为

$$\frac{1}{2} L_1 i_{L1}^2 \geq C_1 E^2 \quad (19)$$

其中

$$i_{L1} = -\sqrt{\frac{2C_3}{L_1}} E$$

式中: i_{L1} 为 L_1 上的最大反向电流值。

将 i_{L1} 代入式(19),则有:

$$C_3 > C_1 \quad (20)$$

由式(18)和式(20)可知,在谐振电流与负载电流全解耦的条件下,只要满足辅助开关零电压导通的条件, Buck电路中的主、辅开关都能实现零电压导通,且与谐振电感无关。

2.2 负载电压纹波分析

本文Buck电路中负载的电压纹波等于电容充放电引起的纹波,而添加的谐振回路中的电感串联在Buck电路中,可得出负载的电压纹波为

$$\Delta U_{RL} = \frac{(E - U_0)DT^2}{8(L_1 + L_2)C_4} \quad (21)$$

式中: U_0 为Buck电路的输出电压; T 为开关周期; D 为 V_1 的导通占空比。

文献[17]中添加的谐振回路中的电感并联在Buck电路中,因此本文Buck电路与之相比,主回路中的串联电感值较大,负载电压纹波较小。

3 实验及实验结果分析

为了验证谐振与负载电流全解耦的串联电感式零电压开关Buck电路设计的可行性和准确性,本文以图1为构架搭建了开关频率为22.2 kHz的实验电路。具体参数如下:输入电压 $E = 220$ V;开关管 V_1, V_2 两端的并联电容 $C_1 = C_2 = 470$ pF;谐振电感 $L_1 = 176$ μ H;谐振电容 $C_3 = 455$ nF;滤波电感 $L_2 = 2.14$ mH;电容 $C_4 = 100$ μ F;开关管 V_1, V_2 采用IXFK44N80P;二极管 VD_3, VD_4 和 VD_5 采用HFA30PA60C。

L_1, C_3 构成谐振回路为主、辅开关的并联电容提供充放电电流,其工作电压波形如图4所示。其中, U_{L1} 和 U_{C3} 分别为 L_1, C_3 的端电压, U_{add} 为 U_{C3} 和 U_{L1} 之和。 $t_a - t_b$ 时段内, U_{L1} 从振荡趋于稳定表明谐振电感 L_1 的电流逐渐反向线性减小,即为 $t_0 - t_1$ 阶段。 $t_b - t_c$ 时段内, U_{L1} 开始减小, U_{C3} 开始增大,且 U_{add} 等于输入电压 E 表明谐振电路处于储能状态,即为 $t_1 - t_2$ 阶段。 $t_c - t_d$ 时段内, C_1 充电 C_2 放电, U_{L1} 极速减小,即为 $t_2 - t_3$ 阶段。 $t_d - t_e$ 时段内, U_{L1} 和 U_{C3} 大小相等但方向相反,且 U_{add} 等于零,此时电感 L_1 和电容 C_3 维持谐振状态,即为 $t_3 - t_7$ 阶段; $t_e - t_f$ 时段内, C_1 放电 C_2 充电, U_{L1} 极速增大,即为 $t_7 - t_8$ 阶段。实验中,谐振电路工作状态与理论分析相符。

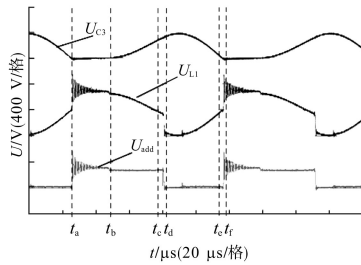


图4 谐振电感和电容的电压波形

Fig.4 Resonant inductor and capacitor voltage waveform

实验中 C_2 和 C_3 的参数值满足新型Buck电路的软开关条件式(18),其主开关 V_1 和辅助开关 V_2 的栅极驱动信号 U_{1gs} , U_{2gs} 及两端电压 U_{V1} , U_{V2} 波形如图5所示。

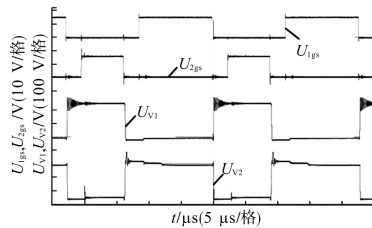


图5 主、辅开关管的电压波形

Fig.5 Voltage waveforms of main and auxiliary switch tube

在1个开关周期内, U_{V1} , U_{V2} 下降沿过零点分别超前 U_{1gs} , U_{2gs} 上升沿过零点约 $2.5\mu s$, V_1 , V_2 在导通前已处于零电压状态。因此,主、辅开关均实现了零电压导通。谐振回路中的 L_1 和 C_3 相当于一个调谐滤波器,可以吸收高频谐波。图5显示,在 V_1 , V_2 导通的过程中, U_{V1} , U_{V2} 波形中不存在剧烈振荡的谐波波形,新型Buck电路能够有效地抑制高次谐波。

在主开关 V_1 实现零电压导通过程中, C_3 是否放电完全对 C_2 最大电压存在一定的影响。实验中,通过改变栅极驱动信号 U_{1gs} , U_{2gs} 的占空比控制主、辅开关 V_1 和 V_2 的开通时间进而控制 C_3 的放电时长。 C_3 放电时, C_3 和 C_2 的端电压波形图如图6所示。对比 C_3 不完全与完全放电时 C_2 电压波形的变化可知, C_3 放电后的端电压越接近于零, C_2 的最大电压越小。由此可见, C_3 的完全放电可以有效地降低 V_2 的电压应力。图7为负载电压纹波波形,负载电压纹波的最大峰峰值约为 400 mV ,其纹波系数小于 0.2% ,可见新型Buck电路中负载电压纹波很小。图8为Buck电路效率曲线图,新型Buck电路整体工作效率在 93% 以上,其最高工作效率可达 96.1% ,而Buck电路工作在硬开关状态下的最高工作效率才 93.5% ,

新型Buck电路比工作在硬开关下Buck电路工作效率整体提高了约 3% 。

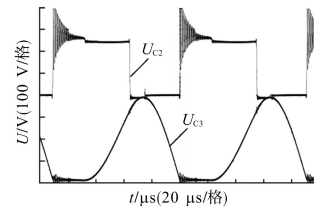
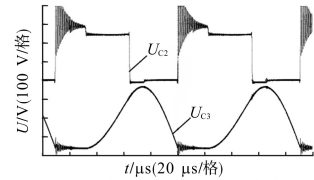
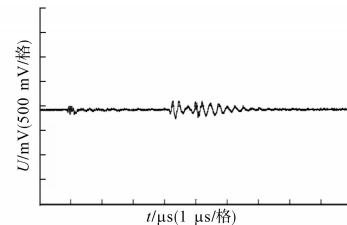
(a) C_3 不完全放电时, C_2 电压波形(a) C_3 完全放电时, C_2 电压波形图6 C_3 和 C_2 电压波形Fig.6 C_3 and C_2 voltage waveforms

图7 负载电压纹波波形

Fig.7 The ripple waveform of load voltage

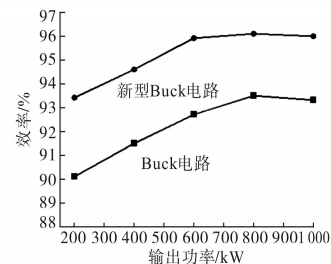


图8 Buck电路效率曲线图

Fig.8 Efficiency curves of Buck circuit

4 结论

本文在传统的Buck电路的基础上添加辅助开关和谐振电路,结合软开关零电压电路设计了一种新型的谐振与负载电流全解耦的串联电感式零电压开关Buck电路,对电路进行深入的理论分析,并搭建了实验电路。新型Buck电路实现了主、辅开关的零电压导通,有利于减小负载的电压纹波和谐振电路储存的能量,降低了对谐振电感电容的容量要求,提高了Buck电路的工作效率。

参考文献

[1] 尹培培,洪峰,王成华,等. 无源无损软开关双降压式全桥逆变器[J]. 电工技术学报,2014,29(6):40-48.

[2] 张强,林维明. 一种最小应力的无源无损软开关方案[J]. 中国电机工程学报,2016,36(18):4999-5008.

[3] 孙铁成,郭超,娜仁图亚,等. 具有移相控制的 ZVS 全桥 DC-DC 斩波变换器[J]. 电工技术学报,2014,29(12):72-78.

[4] 陈桂鹏,陈鑫,陶勇,等. 基于耦合电感的零电压开关同步 Buck 变换器[J]. 电工技术学报,2016,31(S1):102-110.

[5] Eberle W, Zhang Zhiliang, Liu Yanfei, *et al.* A Practical Switching Loss Model for Buck Voltage Regulators[J]. IEEE Transactions on Power Electronics,2009,24(3):700-713.

[6] Jose Eduardo Baggio, Helio Leses Hey, Hilton Abilio Grun- dlinge, *et al.* Isolated Interleaved-phase-shift-PWM DC-DC ZVS Converter[J]. IEEE Transactions on Industry Applica- tion,2003,39(6):1795-1802.

[7] 张卫平,张晓强,陈振更,等. 一种新型软开关BUCK变换器 [J]. 中国电机工程学报,2007,27(22):112-117.

[8] Zhao Chuanhong, Round S D, Kolar J W. An Isolated Three- port Bidirectional DC-DC Converter with Decoupled Power Flow Management[J]. IEEE Transactions on Power Electron- ics,2008,23(5):2443-2453.

[9] 李红梅,张恒果,崔超. 车载充电 PWM 软开关 DC-DC 变换器研究综述[J]. 电工技术学报,2017,32(24):59-70.

[10] Liu Danwei, Li Hui. A ZVS Bi-directional DC-DC Converter for Multiple Energy Storage Elements[J]. IEEE Transactions on Power Electronics,2006,21(5):1513-1517.

[11] Jayashree E, Uma G. Design and Implementation of Zero-volt- age-switching Quasi-resonant Positive-output Luo Converter

Using Analog Resonant Controller UC3861[J]. IET Power Electronics,2011,4(1):81-88.

[12] Park, JH, Cho, BH. The Zero Voltage Switching(ZVS) Criti- cal Conduction Mode(CRM) Buck Converter with Tapped-in- ductor[J]. IEEE Transactions on Power Electronics, 2003, 20 (4):1077-1081.

[13] Park Chong-Yun, Lim Ki-Seung, Sin Dong-Seok. Dual Buck half-bridge Inverter with Zero Voltage Switching[J]. Transac- tions of the Korean Institute of Electrical Engineers ,2009, 58 (4):756-762762.

[14] Kim Jae-Kuk, Lee Jae-Bum, Moon Gun-Woo. Zero-voltage Switching Multioutput Flyback Converter with Integrated Auxiliary Buck Converter[J]. IEEE Transactions on Power Electronics,2014,29(6):3001-3010.

[15] Liu K H, Lee F C Y. Zero-voltage Switching Technique in DC/ DC Converters[J]. IEEE Transactions on Power Electronics, 1990,5(3):293-304.

[16] Alexander Charles K, Sadiku Matthew N O. 电路基础[M]. 段哲明,周巍,李宏,等译. 北京:机械工业出版社,2016.

[17] 陈世杰,顾亦磊,吕征宇. Buck 电路的一种软开关实现方法 [J]. 电力电子技术,2004,38(1):33-35.

[18] 贾贵玺,张春雁,肖有文,等. 新型 Buck 软开关电路的设计 与仿真[J]. 电工技术学报,2012,27(2):33-37.

[19] Ryu S H, Lee D Y, Yoo S B, *et al.* Novel ZVZCS PWM DC- DC Converters Using One Auxiliary Switch[C]//APEC March '99, 1999:185-193.

[20] Hua Guichao, Yang E X, Jiang Yimin, *et al.* Novel Zero-cur- rent-transition PWM Converters[C]//Power Electronics Spe- cialist Conference, 1993:538-544.

收稿日期:2018-09-06

修改稿日期:2018-12-12

=====
(上接第 95 页)

Proceeding of the CSEE,2005,25(19):31-36.

[11] 张强,张敬南,姚绪梁,等. 双均流母线的均流电路及其控制 方法[J]. 哈尔滨工程大学学报,2014,35(2):202-207.

[12] 张强,王言畅,王锐. 多电源并联运行的效率优化控制方法 [J]. 电力系统自动化,2018,42(17):96-105.

[13] Renaudineau H, Houari A, Shahin A, *et al.* Efficiency Optimi- zation Through Current-sharing for Paralleled DC-DC Boost Converters with Parameter Estimation[J]. IEEE Transactions on Power Electronics,2013,29(2):759-767.

[14] Lee Seung-Woon, Cho Bo-Hyung. Master-slave Based Hier-

archical Control for a Small Power DC-distributed Mi- crogrid System with a Storage Device[J]. Energies, 2016, 9 (12):1-14.

[15] Caldognetto Tommaso, Tenti Paolo. Microgrids Operation Based on Master-slave Cooperative Control[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2014, 2(4):1081-1088.

收稿日期:2019-05-05

修改稿日期:2019-06-03